

IEEE 1355 표준에 근거한 통신망 연동 장치의 설계 및 구현

황민태[†] · 김장경[†]

요약

기존의 통신망과 ATM 통신망간의 상호 연동 기능을 제공하기 위해 개발중인 ALAX(ATM LAN Access Switch) 시스템은 최근 큰 관심을 끌고 있는 IEEE 1355 고성능 직렬 버스 표준 규격을 기반으로 설계되어 기존의 개발 제품에 비해 가격대 성능비가 우수할 것으로 기대되는 장치이다.

ALAX 시스템 개발의 첫 단계로서 구현한 ALAX 프로토타입은 기존의 이더넷 통신망과 ATM 통신망간의 상호 연동 기능을 가지며, 이더넷 어댑터 기능을 갖는 EIU(Ethernet Interface Unit) 보드, IEEE 1355 패킷의 스위칭 기능을 갖는 SIU(Switch Interface Unit) 보드, 그리고 ATM 어댑터 기능을 갖는 AIU(ATM Interface Unit) 보드로 구성된다.

본 논문에서는 ALAX 프로토타입의 각 구성 보드별 세부기능과 동작 시험 결과를 소개한다. 그리고 구현한 ALAX 프로토타입에 LAN 에뮬레이션 클라이언트 소프트웨어를 탑재하여, 이더넷 단말, Fore ASX-200 ATM 스위치, 그리고 ATM 단말을 포함하는 시험 환경에서 웹 서비스를 응용으로 하는 상호운용성 시험 결과를 소개한다.

Design and Implementation of an Internetworking System based on the IEEE 1355 Standard

Min Tae Hwang[†] · Jang Kyung Kim[†]

ABSTRACT

The main function of the ALAX(ATM LAN Access Switch) system based on the IEEE 1355 standard is to provide the interface between legacy LAN and ATM world. As the first implementation phase of the ALAX system we have developed the ALAX prototype which supports the interconnecting function between IEEE 802.3 Ethernet LAN and ATM-LAN. The hardware components of the ALAX prototype consist of EIU(Ethernet Interface Unit) board, SIU(Switch Interface Unit) board, and AIU(ATM Interface Unit) board.

In this paper, we describe the overview to the ALAX prototype and the result of the operation testing. Also we shows the result of its interoperability testing under the testing environment including a LAN terminal, a Fore ASX-200 ATM switch, and a ATM terminal after embedding the LAN Emulation client software to the ALAX prototype.

[†] 정 회 원: 한국전자통신연구원 고속통신망연구소
논문접수: 1997년 9월 3일, 심사완료: 1997년 11월 24일

1. 서 론

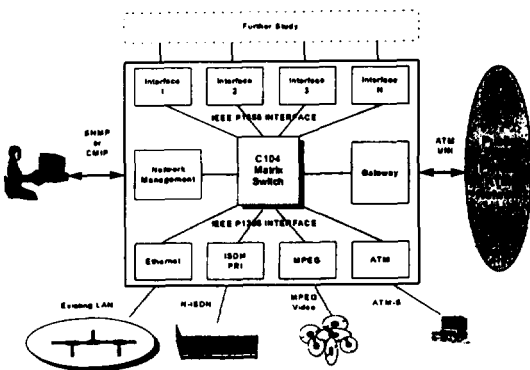
광대역 종합정보통신망으로의 발전에 따라 ATM 환경에서 동작할 수 있는 각종 응용서비스에 대한 연구가 활발히 진행중이다. 하지만 앞으로 광대역 종합정보통신망이 완전히 구축되려면 십여년이 소요될 것으로 예상되므로 이러한 과도기적인 시기에는 기존의 근거리 통신망 환경을 위해 개발된 각종 응용 프로그램을 활용하고자 하는 노력이 필요하다. 이러한 목적을 위해 개발된 ATM-LAN 접속 장비는 기존의 근거리 통신망 환경과 ATM 환경의 상호 연동 기능을 제공함으로써 ATM 사용자들에게 기존 근거리 통신망의 방대한 응용 서비스를 제공받을 수 있도록 하며, 기존의 통신망 사용자들도 ATM 환경을 위해 개발되는 새로운 응용 서비스를 제공받을 수 있도록 하는 장치이다[1][2][3].

이러한 통신망 접속 장치 연구의 일환으로 개발중인 ALAX 시스템은 기존의 LAN 스위치와는 달리 일종의 스위칭 허브(Switching Hub)로서 (그림 1)과 같이 토큰 링, 이더넷과 같은 기존 LAN 환경이나 현대역 종합정보통신망, MPEG 비디오, 그리고 앞으로 개발된 ATM 단말기 등을 ATM 망과 연동이 가능하게 하는 장치이다[4]. 특히, ALAX 접속 방식은 최근 큰 관심을 끌고 있는 IEEE 1355 고성능 버스 규격[5][6]을 기반으로 설계되어 확장성이 뛰어나 뿐만 아니라 기존의 제품들에 비해 가격대 성능비가 우수할 것으로 기대된다.

IEEE 1355 표준은 이종간 상호연결(HIC: Heterogeneous InterConnect)을 위해 IEEE에서 표준화한 새로운 버스 표준이며, ISO/IEC JTC1 표준으로도 채택되었다. 1355 표준은 시스템간에 직렬로 상호 연결이 가능하도록 커넥터나 케이블 등과 같은 물리적인 규격에서부터 패킷 교환과 관련된 논리적인 프로토콜을 담고 있다[5][6]. 일반적으로 다수의 시스템간에 직렬 접속을 통해 직접 물리적인 연결들을 제공하기는 어려우므로 중간에 라우팅 기능을 갖는 노드를 들으로써 쉽게 문제를 해결할 수 있다. IEEE 1355 표준은 이러한 라우팅 기능을 기본적으로 제공하므로 확장성이 뛰어나며, 기존의 고성능 통신 시스템이 갖는 큰 문제점인 시스템 버스 공유에 따른 버스의 병목현상을 근본적으로 해결할 수 있다. 그러나 이러한 장점을 지닌 IEEE 1355 고성능 직렬접속 표준은 기존의 시스템에 비해 높은 성능을 보여주는 것 보다는 비교적 가격이 저렴한 상용 칩셋(예:SGS-Thomson사의 STC-101, STC-104, T9000 트랜스퓨터 등)을 이용한 구현 환경을 제공함으로써 기존 시스템에 비해 가격대 성능비를 높이는 것을 주된 목적으로 하고 있다[5][6].

ATM-LAN 접속 장비를 개발하고 있는 외국 업체 들로는 Bay Networks, Cisco System, 그리고 3Com 등이 있으며, 국내에서도 기업이나 연구소를 중심으로 활발히 연구 개발중에 있다. 이들 네트워크 업체들이 이더넷과 ATM 통신망간의 접속 장비 개발에 관심을 갖는 이유는 최근 기업이나 대학교 등에서 ATM 통신망을 구축하는 사례가 꾸준히 늘고 있으며 기존의 이더넷 통신망 사용자들 위해 구축된 대용량 멀티미디어 데이터를 활용하려는 ATM 통신망 사용자의 욕구가 증가하기 때문으로 분석된다. 따라서 앞으로 이더넷과 ATM간의 접속 장비의 수요는 상당해 클 것으로 예상된다. 따라서 IEEE 1355 표준에 근거한 ALAX 시스템 개발의 첫 단계로서 기존의 이더넷과 ATM 통신망간의 상호 연동 기능을 제공하는 ALAX 프로토타입을 개발하였다.

개발한 ALAX 프로토타입은 EIU(Ethernet Interface Unit), SIU(Switch Interface Unit), 그리고 AIU(ATM Interface Unit)의 세 보드로 구성된다. EIU 보드는 이더넷 패킷과 IEEE 1355 패킷간의 상호 변환 기능을 제공하며, SIU 보드에서는 IEEE 1355 패킷의 스위칭



(그림 1) ALAX(ATM LAN Access Switch) 시스템
(Fig. 1) ALAX(ATM LAN Access Switch) System

기능을 제공한다. 그리고, AIU 보드에서는 IEEE 1355 패킷과 ATM 셀간의 상호 변환 기능을 제공한다. 이들 어댑터 보드는 PCI 슬롯을 갖는 PC586 시스템에 장착되며 윈도우 NT 환경에서 디바이스 드라이버 및 사용자 인터페이스를 제공한다.

본 논문에서는 ALAX 프로토타입의 각 구성 보드별 세부 기능과 동작시험 결과를 소개한다. 그리고 구현한 ALAX 프로토타입에 LAN 에뮬레이션 클라이언트 소프트웨어를 탑재하여, 이더넷 단말, Fore ASX-200 ATM 스위치, 그리고 ATM 단말을 포함하는 시험 환경에서 웹 서비스를 응용으로 하는 상호운용성 시험 결과를 소개한다.

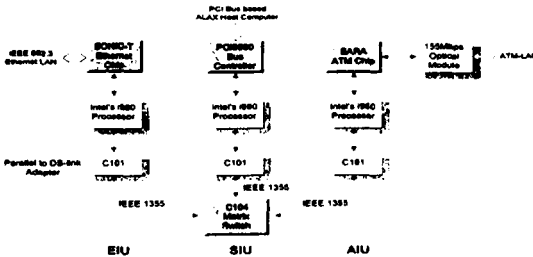
본 논문의 2장에서는 ALAX 프로토타입의 구조 및 각 구성 보드별 세부 기능을 제시하고, 3장에서는 개발한 ALAX 시스템의 보드별 동작 시험 결과와 상호운용성 시험 결과를 기술한다. 끝으로 4장에 결론을 다루었다.

2. ALAX 프로토타입의 개요

이 장에서는 개발한 ALAX 프로토타입에 대해 하드웨어 구조와 프로토콜 구조, 그리고 각 구성 보드별 세부 기능을 소개한다.

2.1 하드웨어 구조와 프로토콜 구조

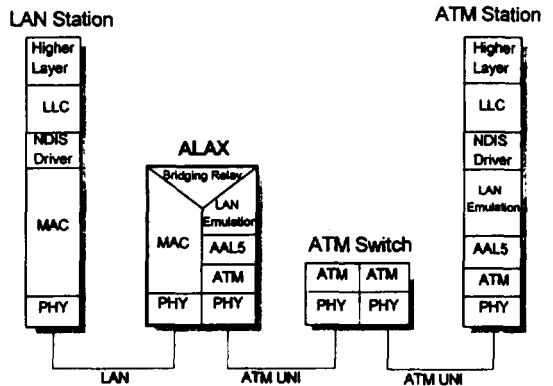
IEEE 1355 고성능 직렬 버스 구조에 근거하여 기존의 이더넷과 ATM 통신망간의 상호 연동 기능을 제공하는 ALAX 프로토타입은 (그림 2)와 같은 하드웨어 구성을 갖는다.



(그림 2) ALAX 프로토타입의 하드웨어 구성 (Fig. 2) Hardware Architecture of the ALAX Prototype

그림에서 EIU(Ethernet Interface Unit) 보드는 Ethernet MAC 패킷과 1355 패킷간의 상호 변환 기능을 제공하며, SIU(Switching Interface Unit) 보드는 C104 매트릭스 스위치 칩셋[7]을 사용하여 1355 패킷의 스위칭 기능을 제공한다. 그리고, AIU(ATM Interface Unit) 보드는 1355 패킷과 ATM 셀간의 상호 변환 기능을 제공한다.

ALAX 프로토타입이 기존의 이더넷 통신망과 ATM 통신망간의 연동 기능을 제공하기 위해서는 (그림 3)과 같은 프로토콜 구조를 가져야 한다.



(그림 3) ALAX 프로토타입의 프로토콜 구조 (Fig. 3) Protocol Architecture of the ALAX Prototype

LAN 단말에서 생성한 이더넷 MAC(Medium Access Control) 패킷은 물리 매체를 통해 ALAX 프로토타입에 전달되며, ALAX 프로토타입에서는 수신한 MAC 패킷을 이용하여 ATM 셀을 생성한 다음 ATM 스위치를 거쳐 ATM 단말에 전달한다. 이때 ATM 단말에서는 ATM 셀의 제조립 기능과 LAN 에뮬레이션 기능 등을 통해 LAN 단말 사용자의 정보를 수신하게 된다. 한편 ATM 단말의 사용자 정보는 이와 반대의 과정을 통해 LAN 단말 사용자에게 전달하게 된다.

(그림 3)에서 LAN 에뮬레이션은 ATM망 및 LAN의 종단 시스템에서 실행되는 기존의 LAN 응용 소프트웨어들이 ATM망을 통하여 마치 기존 LAN을 통하여 통신하듯이 투명하게 통신할 수 있도록 하는 서비스를 제공한다[1][2][3]. 또한 LAN 에뮬레이션은 MAC 계층에서 에뮬레이션하므로 상위 계층에서 작동하는 기존의 프로토콜을 어떠한 변형없이 그대로

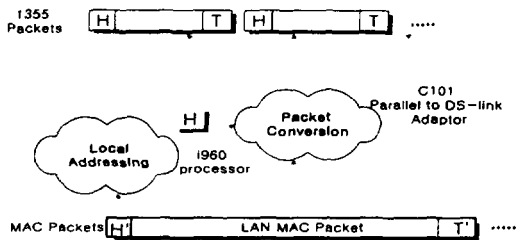
사용할 수 있게 해준다.

2.2 구성 보드별 기능

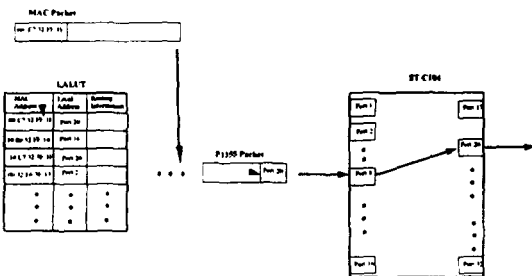
2.2.1 EIU 보드의 기능

EIU 보드의 기능은 이더넷 MAC 패킷과 IEEE 1355 패킷간의 상호변환 기능을 수행한다. 이더넷 통신망으로부터 보내오는 이더넷 MAC 패킷은 (그림 4)에서 나타난 바와 같이 EIU 보드상의 i960 프로세서에 의한 로컬 어드레싱(Local Addressing) 기능과 C101 병렬-DS(Data and Strobe) 링크 어댑터[8]의 패킷 변환 기능을 거쳐 IEEE 1355 패킷으로 변환된다.

로컬 어드레싱 기능은 EIU 보드에서 생성하는 1355 패킷이 SIU 보드상의 C104 매트릭스 스위치 칩의 적절한 포트에 전달될 수 있도록 1355 패킷의 로컬 어드레스를 찾는 기능을 한다. 이러한 로컬 어드레스는 (그림 5)와 같이 로컬 어드레스 참조 테이블(LALUT: Local Address Look-Up Table)을 이용하여 얻어지며 C104 스위치의 포트에 일대 일로 매핑된다.



(그림 4) EIU 보드상에서의 패킷 변환 기능
(Fig. 4) Packet Conversion Function on the EIU Board



(그림 5) EIU 보드상에서 로컬 어드레싱 기능
(Fig. 5) Local Addressing Function on the EIU Board

로컬 어드레스 참조 테이블은 ALAX 시스템의 부팅시에 네트워크 구성 정보와 ALAX 시스템을 구성하는 모든 어댑터 보드의 정보를 찾아 MAC 어드레스, 로컬 어드레스 및 라우팅 정보와 함께 유지하게 된다. 이렇게 얻어진 로컬 어드레스는 패킷 변환 중에 1355 패킷의 헤더에 삽입되며, 1355 패킷이 C104 매트릭스 스위치를 지나갈 때 사용된다. 본 ALAX 프로토타입의 개발시에는 LAN 단말을 하나만 고려하였으므로 1355 패킷의 헤더에 고정된 로컬 어드레스를 삽입하도록 하였다.

로컬 어드레싱 기능을 거친 MAC 패킷은 SIU 보드로 전달되기 전에 패킷 변환 기능을 통해 IEEE 1355 패킷의 정보 필드 크기에 맞추어 절단된다. 이러한 패킷 변환 기능은 ST-C101 병렬-DS링크 변환 인터페이스 칩을 이용하여 구현하였으며, 이 칩은 i960 프로세서의 병렬 데이터를 받아 이를 IEEE 1355 패킷으로 변환하거나 그 역의 기능을 수행한다.

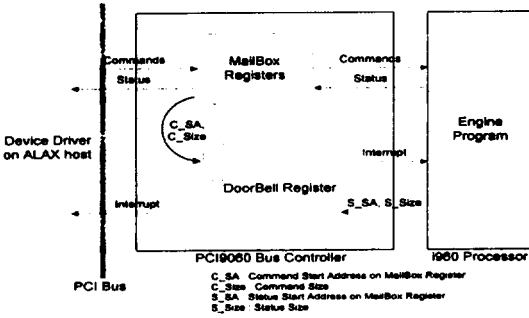
IEEE 1355 패킷은 헤더 필드, 정보 필드, 그리고 패킷 종단자(Terminator)로 구성된다[5][6]. 헤더 필드는 수신측 주소를 나타내며, ALAX 프로토타입의 경우 C104 매트릭스 스위치의 출력 포트 번호가 담긴다. 정보 필드는 사용자가 임의의 길이로 사용이 가능하나 ALAX 프로토타입에서는 일반적인 응용에서 사용토록 규정한 32바이트 크기를 사용하였다. 패킷 종단자는 EOP(End of Packet)와 EOM(End of Message) 중의 한가지를 나타낸다. 한편 송신측에서 DS 링크를 통해 보내온 IEEE 1355 패킷에 대한 수신측의 응답 패킷은 헤더와 EOP 종단자로만 구성된다.

2.2.2 SIU 보드의 기능

ALAX 프로토타입의 SIU 보드는 ST-C104 매트릭스 스위치 칩을 이용하여 EIU 보드로부터 입력되는 1355 패킷을 스위칭하여 AIU 보드로 전달하고, 역으로 AIU 보드로부터 입력되는 1355 패킷을 EIU 보드로 전달하는 역할을 한다. 이들 보드간의 연결은 직렬 DS 링크를 사용하므로 고속 직렬 접속이 가능하다. SIU 보드에 사용된 C104 칩은 32x32 비동기식 스위치로서 입력과 출력 포트간에 최대 100Mbps 스위칭 능력을 갖는다.

SIU 보드는 PCI 슬롯을 갖는 호스트 컴퓨터 내부에 장착되며, 이를 구동하기 위한 디바이스 드라이버

(Device Driver)는 Windows-NT 운영체제상에서 Microsoft사에서 제공되는 DDK(Device Development Kit)를 사용하여 개발되었다. 이 디바이스 드라이버를 통해 사용자와 SIU 보드간에 제어 메시지와 응답 메시지의 교환이 이루어지며, SIU 보드의 스위칭 기능을 이용하여 사용자로부터 EIU 및 AIU 보드로의 제어 메시지와 응답 메시지의 교환을 증대할 수도 있다. 개발한 디바이스 드라이버는 (그림 6)과 같이 PCI 9060 버스 컨트롤러[9][10]를 이용하여 사용자와 SIU 보드상의 i960 프로세서간에 제어 명령과 상태 정보 등을 주고 받는 기본 기능으로 구성되어 있다.

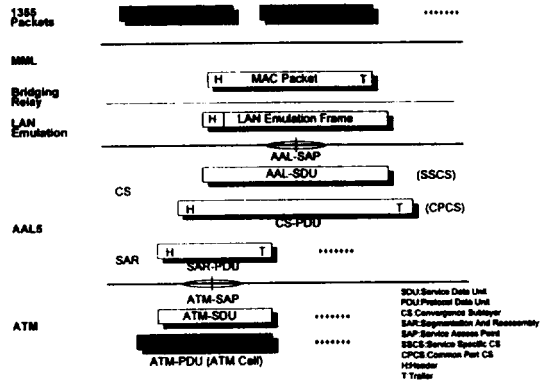


(그림 6) 디바이스 드라이버와 SIU 보드간 통신 원리
(Fig. 6) Communication Principle between Device Driver and SIU Board

PCI 9060칩은 8개의 메일박스(MailBox) 레지스터와 2개의 도어벨(DoorBell) 레지스터를 가지고 있다. ALAX 호스트상의 사용자 제어 명령은 디바이스 드라이버의 기능을 통해 PCI9060 칩의 메일 박스 레지스터로 전달된다. 이때 디바이스 드라이버는 메일 박스 레지스터에 담은 제어 정보의 시작 주소와 크기 등의 정보를 도어벨 레지스터에 기록하면 인터럽터가 발생하여 i960 프로세서상의 엔진 프로그램으로 하여금 해당 메일 박스 레지스터의 정보를 읽어가서 처리하도록 한다. 엔진 프로그램은 사용자의 제어 명령을 처리한 다음 그 결과를 메일 박스 레지스터에 기록한 다음 시작 주소와 크기 등의 정보를 도어벨 레지스터에 담으면 역시 인터럽터가 발생해 디바이스 드라이버로 하여금 메일 박스 레지스터에 담긴 정보를 읽어가도록 한다.

2.2.3 AIU 보드의 기능

AIU 보드의 기능은 (그림 7)과 같은 과정을 거쳐 IEEE 1355 패킷과 ATM 셀간의 상호 변환 기능을 담당한다.



(그림 7) AIU 보드상의 패킷 변환 과정
(Fig. 7) Packet Conversion Process on the AIU Board

AIU 보드의 핵심 기능을 갖는 SARA 칩셋[11]은 ATM 계층 기능뿐만 아니라 AAL5 계층 기능중에서 CPCS(Common Part Convergence Sublayer) 기능까지 제공한다. 따라서 AIU 보드에서 i960 프로세서는 IEEE 1355 패킷으로부터 MAC 패킷을 추출하는 기능과 이러한 MAC 패킷을 사용하여 LAN 에뮬레이션 기능을 수행한 다음 SARA 칩셋의 입력이 되는 패킷을 생성하는 기능을 하게 된다.

IEEE 1355 패킷으로부터 MAC 패킷을 생성하는 MML(MAC Mapping Layer) 기능은 C101 병렬-DS 링크 변환칩을 이용하여 이루어지며, EIU 보드상에서 MAC 패킷으로부터 IEEE 1355 패킷을 생성하는 역의 과정을 통해 구현된다.

LAN 에뮬레이션 계층은 ATM 단말로 하여금 방대한 기존 LAN의 응용 서비스를 받을 수 있도록 하는 기능을 담당한다. 이러한 LAN 에뮬레이션 기능은 ATM Forum에서 규격화한 LAN 에뮬레이션 1.0 클라이언트 소프트웨어를 이용하였다. LAN 에뮬레이션 패킷을 받은 SARA 칩셋은 CS-PDU를 생성하게 되고 이를 전달하여 ATM 셀을 만들어 내게 된다.

한편, ATM 셀로부터 IEEE 1355 패킷을 생성하는 과정은 역의 과정을 통해 이루어지게 된다.

AIU 모듈 위한 주 프로세서는 i960CA-33 RISC 프로세서를 사용하였으며, 로컬 메모리로 응용 프로그램 수행을 위한 1Mbyte SIMM을 이용하고, 모니터 프로그램 수행용으로 27C40 EPROM을 사용하였다.

ATM 인터페이스 기능을 위해 SAR(Segmentation and Reassembly) 기능을 갖는 SARA-S 및 SARA-R 칩셋을 사용하였으며, SARA 칩셋을 위한 제어 메모리로 PLCC 128Kbyte, 패킷 메모리로 1Mbyte SIMM을 사용하였다. SARA-S 칩셋의 제어 메모리와 패킷 메모리는 비동기 모드로 동작하며, 송신시 링크/셀 인터페이스를 통하여 전송 로직과 접속된다. 이러한 인터페이스는 8비트 구조를 사용하며, 패리티 오류에 대한 보호를 받는 옵션을 제공한다. 수신시 SARA-R 칩셋은 셀의 처음 워드에 대한 패리티를 인버팅함으로써 ATM 셀의 구분을 지원한다.

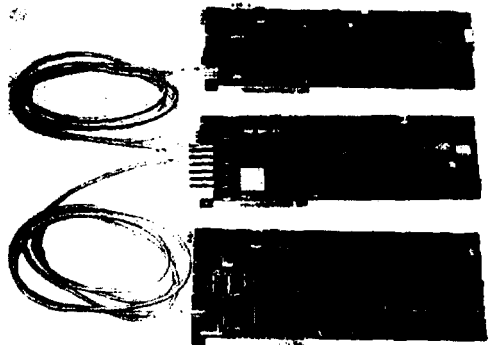
한편 AIU 보드는 전송 매체와의 접속을 위하여 클럭 기능 및 드라이버가 내장되어 있는 PMC-5346S/UNI-LITE 상용칩을 사용하여 구현하였다. 그밖에 IEEE 1355 직렬 접속을 위해 ST-C101 병렬-DS 링크

인터페이스 칩을 사용하였으며, 디코더 로직과 로컬 버스 제어를 위한 로직을 EPLD EPF81188-2A 칩에 구현하였다.

〈표 1〉은 AIU 보드상의 각종 자원 관리를 위한 메모리 할당 사항을 보여주고 있다.

3. 보드별 동작 시험 및 상호운용성 시험

(그림 8)은 개발한 ALAX 프로토타입의 실물 사진을 보여주고 있다. 개발한 ALAX 프로토타입은 이더넷 단말과의 연결을 위한 포트, ATM 단말과의 연결을 위한 포트를 각각 하나씩 제공하며, 각 보드간의 내부 연결은 그림에서 보는 바와 같이 DS 링크를 통해 연결된다.



(그림 8) ALAX 프로토타입
(Fig. 8) ALAX Prototype

이 장에서는 개발한 ALAX 프로토타입의 구성 보드별 동작 시험을 위한 환경과 시험 결과를 소개하고, ALAX 프로토타입에 LAN 에뮬레이션 소프트웨어를 탑재하여 웹 서비스 응용 환경에서 기존 시스템과의 상호운용성(Interoperability)을 시험한 결과를 기술한다.

3.1 시험 환경 구성

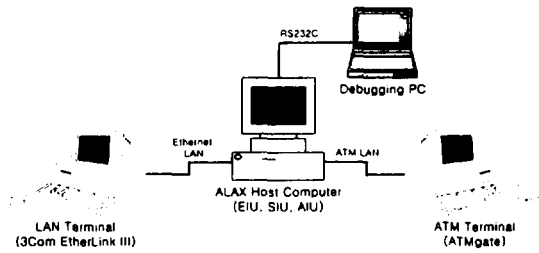
개발한 ALAX 프로토타입의 구성 보드별 기능 시험을 위해 (그림 9)와 같은 시험 환경을 구축하였다.

PCI 슬롯을 갖는 ALAX 호스트 컴퓨터에 EIU, SIU 및 AIU 보드를 장착하였으며, 이들 보드간에는

〈표 1〉 AIU 보드상의 자원들을 위한 메모리 할당
(Table 1) Memory Allocation for the Resources on the AIU Board

시작 주소	자원	버스 폭
0xF0000000	EPROM	8bit
0xE0000000	Reserved	
0xD0000000	DATA Link(STC-101)	32bit
0xC0000000	Local Memory(SIMM)	32bit
0xB0000000	Reserved	
0xA0000000	AM85C30	8bit
0x90000000	PMC5346	8bit
0x80000000	Reserved	
0x70000000	SARA-R	16bit
0x60000000	SARA-S	16bit
0x50000000	SARA-R Packet Memory	32bit
0x40000000	SARA-R Control Memory	16bit
0x30000000	SARA-S Packet Memory	32bit
0x20000000	SARA-S Control Memory	16bit
0x10000000	Reserved	

DS 링크를 이용하여 연결하였다. 그리고, 이더넷 단말에는 상용 이더넷 카드(3Com사의 EtherLink III)를 설치하여 ALAX 호스트 컴퓨터간에 소규모 이더넷 통신망을 구성하였다. 아울러 ATM 단말에는 ATMgate 카드를 장착한 다음 ALAX 호스트 컴퓨터와의 광케이블 연결을 통해 ATM 통신망을 구성하였다.



(그림 9) ALAX 프로토타입의 동작 시험 환경
(Fig. 9) Operation Testing Environment for the ALAX Prototype

개발한 ALAX 프로토타입의 구성 보드별 동작 확인을 위해 하드웨어 레벨에서의 패킷 송수신 기능을 확인하는 방법을 사용하였다. 이를 위해 PROCMM 디버깅 툴을 탑재한 별도의 PC를 두어 SIU 보드의 RS232C 포트와 케이블을 통해 연결하여 동작을 모니터링 할 수 있도록 하였다.

IEEE 1355 패킷이 EIU, SIU 및 AIU 보드로 라우팅되기 위한 헤더값으로 각각 0x000A, 0x0002, 그리고 0x0006을 설정하였으며, EIU 보드의 MAC 주소는 SONIC-T 이더넷 칩의 초기화시에 부여한 MAC 주소를 활용하였다. 그리고, 이더넷 단말에서의 패킷 송수신 기능 확인은 하드웨어 구동 프로그램의 일부인 Diagnostic 프로그램을 이용하였다. 이 프로그램의 기능은 특정 이더넷 단말로 물리적 주소와 데이터를 직접 전달하는 기능을 가지며, 수신 패킷에 대한 MAC 주소를 확인할 수 있는 기능을 갖고 있다.

3.2 기능별 동작 시험

3.2.1 PCI 인터페이스 기능 시험

ALAX 프로토타입의 구현 과정에서 개발한 각종 칩셋의 초기화 프로그램은 각 보드의 ROM에 탑재되어 보드의 초기화를 수행하며, 하드웨어 리셋에 의한 초기화 기능은 개발 과정에서 이미 확인하였다.

ALAX 프로토타입의 경우 사용자 인터페이스 프로그램에서 RESET 명령을 내린 경우 이를 수신한 SIU 보드가 IEEE 1355 패킷에 담아 스위칭 기능을 거쳐 AIU 보드와 EIU 보드로 전달하는 기능을 갖고 있다. 따라서 이 기능을 이용하여 ALAX 프로토타입의 PCI 인터페이스 기능 시험을 할 수 있었다.

Windows-NT 환경에서 개발한 ALAX 호스트 컴퓨터의 사용자 인터페이스 프로그램에서 RESET 버튼을 누른 경우 ALAX 디바이스 드라이버에서 이를 PCI 인터페이스를 통해 SIU 보드로 전달한다. 이를 수신한 SIU 보드에서는 1355 패킷에 각 보드의 라우팅을 위한 헤더값을 삽입하여 C104 칩셋의 스위칭 기능을 거친 다음 EIU 보드와 AIU 보드로 전달되도록 하였다. RESET 패킷을 수신한 보드는 자신의 ROM에 담긴 초기화 프로그램을 실행시킨 다음 주요 칩셋의 상태 레지스터를 확인하여 특정 메모리 번지에 결과 메시지를 기록하도록 하였다. 아울러 SIU 보드로 초기화 작업의 결과를 담은 응답 패킷을 보내도록 하였으며, 이를 수신한 SIU 보드에서는 특정 메모리 번지에 각 보드의 응답 패킷의 내용에 따라 초기화 작업의 결과를 기록하도록 하였다.

PCI 인터페이스 시험 결과 디버깅용 PC에서 EIU 보드와 AIU 보드의 메모리 내용을 확인하여 "RESET COMPLETE" 메시지를 확인할 수 있었으며, SIU 보드의 메모리에서 "EIU RESET SUCCESS" 메시지와 "AIU RESET SUCCESS" 메시지를 확인할 수 있었다.

3.2.2 Ethernet 인터페이스 기능 시험

EIU 보드에서 SONIC-T 칩이 사용하는 패킷 메모리에 시험용 패킷을 기록한 다음 LAN 단말로 전송하도록 하였다. 이를 수신한 LAN 단말에서는 Diagnostic 프로그램을 통해 수신 패킷으로부터 EIU 보드의 초기화시 SONIC-T 칩에 부여한 MAC 주소를 확인할 수 있었다.

반대로 LAN 단말의 Diagnostic 프로그램에서 EIU 보드의 MAC 주소를 담은 시험 패킷을 내보내고, EIU 보드에서는 패킷 메모리에 수신 패킷을 순차적으로 저장하도록 하여 EIU 보드의 Ethernet 인터페이스 기능이 정상적으로 동작함을 확인할 수 있었다.

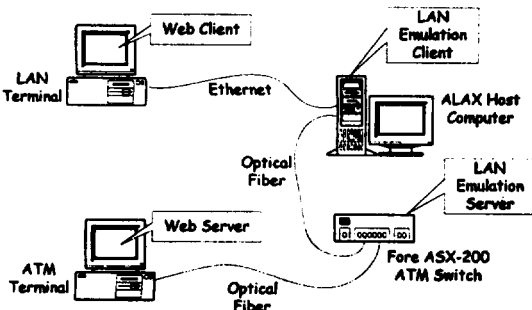
3.2.3 C104 스위칭 및 ATM 인터페이스 기능 시험

EIU 보드에서 SIU 보드의 스위칭 기능을 거쳐 AIU 보드로 IEEE 1355 패킷을 전달한 다음, 이를 광케이블을 통해 ATMgate 카드가 장착된 ATM 단말까지 제대로 전달되는지를 시험하였다. EIU 보드의 특정 메모리 번지에 담긴 시험용 패킷 200 바이트를 전송한 후에 ATMgate의 특정 메모리 번지에 순차적으로 수신한 다음 그 내용을 살펴봄으로써 정상 동작을 확인할 수 있었다.

반대로 ATMgate에서 송신한 200 바이트의 시험용 패킷이 AIU 보드로 전달된 다음, SIU 보드의 스위칭 기능을 거쳐 EIU 보드로 제대로 전달되는지를 시험하였다. 그 결과 EIU 보드의 수신 메모리에 순차적으로 수신된 시험 패킷을 조사하여 정상 동작을 확인할 수 있었다.

3.3 상호운용성 시험

ALAX 프로토타입의 각 구성 보드별 기능 동작을 확인한 다음 ALAX 프로토타입의 상호운용성 기능을 위해 SIU 보드에 pSOS+ 실시간 운영체제를 탑재하였으며, ATM Forum에서 제정한 표준 규격에 따라 개발된 LAN 에뮬레이션 버전 1.0 클라이언트 프로그램을 탑재하였다. (그림 10)은 LAN 에뮬레이션 환경하에서 기존 시스템과의 상호운용성 시험을 위해 구축한 테스트베드 구성도이다.



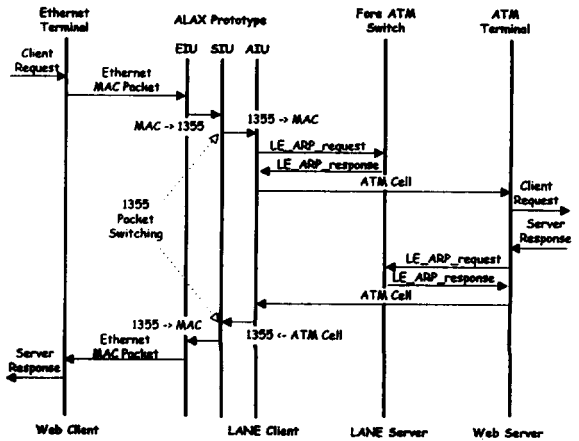
(그림 10) ALAX 시스템 상호운용성 시험 환경
(Fig. 10) Interoperability Testing Environment for the ALAX Prototype

ALAX 호스트 컴퓨터내에 장착된 EIU 보드는 LAN 단말과 이더넷을 통해 연결하였고, AIU 보드는

광케이블을 이용하여 LAN 에뮬레이션 서버 기능을 탑재한 Fore ASX-200 ATM 스위치 장비와 연결하였다. 그리고 ATM NIC(Network Interface Card)을 장착한 ATM 단말을 ATM 스위치의 포트에 연결하였다.

ALAX 상호운용성 시험을 위한 응용 프로그램으로 웹 서버 프로그램과 웹 클라이언트 프로그램을 사용하였다. 즉, ATM 단말에는 웹 서버 프로그램을 설치하고, LAN 단말에는 웹 클라이언트 프로그램을 설치하여 LAN 단말 사용자가 ALAX 시스템과 ATM 스위치의 기능을 통하여 웹 서비스를 받을 수 있도록 하였다.

상호운용성 시험 시나리오를 살펴보면 (그림 11)와 같다.



(그림 11) ALAX 프로토타입의 상호운용성 시험 시나리오
(Fig. 11) Interoperability Testing Scenario for the ALAX Prototype

LAN 단말의 웹 클라이언트 프로그램은 사용자의 요청을 받아 ALAX 호스트 컴퓨터로 이더넷 MAC 패킷을 전달하고, 이를 받은 EIU 보드에서는 1355 패킷으로 변환한다. 변환된 1355 패킷은 SIU 보드의 스위칭 기능을 거쳐 AIU 보드로 전달되어 이더넷 패킷으로 복원되게 된다.

AIU 보드의 LAN 에뮬레이션 클라이언트 프로그램은 이더넷 패킷으로부터 찾은 수신 단말의 이더넷 MAC 주소를 이용하여 수신 단말의 ATM 주소를 찾기 위해 Fore ASX-200 ATM 스위치내에 설치된 LAN

에뮬레이션 서버 프로그램으로 LE_ARP_REQUEST 패킷을 전달한다.

이를 수신한 LAN 에뮬레이션 서버 프로그램은 주소 매핑 테이블에서 해당 ATM 주소를 찾아 LE_ARP_RESPONSE 패킷에 담아 되돌려 준다. ALAX 프로토타입의 EIU 보드에서는 이를 이용하여 웹 클라이언트의 요구 정보를 ATM 셀에 담아 수신 단말로 전달하게 된다. 시그널링 과정을 거치는 경우 Fore ATM 스위치를 통한 연결 설정이 이루어지고 난 뒤에 이 채널을 통해 데이터를 전달하게 되지만 ALAX 프로토타입의 상호운용성 시험에서는 시그널링 과정을 거치지 않고 고정된 데이터 전송 채널을 이용토록 하였다.

반대로 웹 서버의 응답은 ATM 셀에 담겨 ALAX 프로토타입의 AIU 보드로 전달된다. 이를 위해서는 ATM 단말의 LAN 에뮬레이션 클라이언트는 LAN 단말의 이더넷 MAC 주소를 담은 LE_ARP_REQUEST 패킷을 LAN 에뮬레이션 서버로 전달하게 되고, 이를 받은 서버는 AIU 보드의 ATM 주소를 LE_ARP_RESPONSE 패킷에 담아 되돌려 준다. 이를 수신한 ATM 단말은 웹 서버의 응답을 ATM 셀에 담아 AIU 보드로 전달하게 된다. ATM 셀에 담긴 웹 서버의 응답 정보를 수신한 AIU 보드에서는 이더넷 MAC 패킷을 복원하고 이를 다시 1355 패킷으로 분할한 다음 SIU 보드의 스위칭 기능과 EIU 보드를 거쳐 LAN 단말로 전달하게 된다.

상기와 같은 상호운용성 시험 시나리오를 통한 ALAX 프로토타입과 Fore ASX-200 ATM 스위치와의 상호운용성 시험 결과는 LAN 단말에 설치한 웹 클라이언트와 ATM 단말에 설치한 웹 서버간의 정상 동작을 통해 확인할 수 있었다.

5. 결 론

본 논문에서는 IEEE 1355 고성능 직렬 접속 표준에 근거하여 이더넷 통신망과 ATM 통신망간의 상호연동 기능을 제공하도록 개발한 ALAX 프로토타입의 각 구성 보드별 세부 기능과 동작 시험 결과를 소개하였다.

개발한 ALAX 프로토타입은 이더넷 패킷과 IEEE 1355 패킷간의 상호 변환 기능을 제공하는 EIU 보드,

ALAX 호스트 인터페이스 기능 및 IEEE 1355 패킷의 스위칭 기능을 담당하는 SIU 보드, 그리고 IEEE 1355 패킷과 ATM 셀간의 상호 변환 기능을 갖는 AIU 보드로 구성된다. 이들 보드는 PCI 슬롯을 갖는 PC에 장착되며, 윈도우즈 NT 환경에서 디바이스 드라이버 및 사용자 인터페이스를 제공한다. 개발한 ALAX 프로토타입은 상용 이더넷 카드를 장착한 LAN 단말과 ATMgate 접속 장치를 장착한 ATM 단말로 구성된 시험 환경에서 기능별 동작 시험을 실시하여 정상 동작을 확인하였다.

그리고 구현한 ALAX 프로토타입에 LAN 에뮬레이션 클라이언트 소프트웨어를 탑재하여, 이더넷 단말, Fore ASX-200 ATM 스위치, 그리고 ATM 단말을 포함하는 시험 환경에서 웹 서비스를 응용으로 하는 상호운용성 시험을 실시하였다.

향후 ALAX 프로토타입을 다수의 LAN 단말과 ATM 단말을 포함하는 시험 환경에서 동작을 확인하고, Q.2931 시그널링 소프트웨어를 탑재하여 Fore ASX-200 스위치 장비와의 연결 설정과정을 통한 상호운용성 시험을 실시한 다음 이를 ATM 테스트 베드 구축에 활용할 예정이다.

참 고 문 헌

- [1] ATM Forum, "LAN Emulation Over ATM: Version 1.0 Specification," ATM_Forum/94-0035R9, 1994.
- [2] H. Linh Trung, et al., "LAN Emulation on an ATM Network," IEEE Communications Magazine, pp. 70-85, May 1995.
- [3] N. Finn and T. Mason, "ATM LAN Emulation," IEEE Communications Magazine, pp. 96-100, June 1996.
- [4] Armand M. Makowski and Prakash Narayan, "A Standardization and Research Project on an ATM/B-ISDN Switching Fabric System," Progress Report to ETRI, March 1995.
- [5] IEEE Draft Std 1355, 'Standard for Heterogeneous InterConnect (HIC) (Low Cost Low Latency Scalable Serial Interconnect for Parallel System Construction),' Jan. 1995.

- [6] Colin Whitby-Stevens, "IEEE P1355 links as a backplane turbocharger," SGS-THOMSON Microelectronics. 1995.
- [7] SGS-Thoson, *STC104 Asynchronous Packet Switch Data Sheet*, June 1994.
- [8] SGS-Thomson, *ST C101, Parallel DS-link Adapter Data Sheet*, June 1994.
- [9] PLX Technology, *PCI Bus Interface and Clock Distribution Chips Product Catalog*, 1996.
- [10] C. L. Chang, et al., "Design and Implementation of a PCI/ATM Network Interface Card," Proc. of ICOIN-11, pp 3A-1.1~3A-17, Jan. 1997.
- [11] TranSwitch, *SARA Chipset Technical Manual*, 1995.
- [12] Y. C. Chen, C. T. Chan, and I. S. Tseng, "Design and Performance Evaluation of Host Interface for ATM Networks," Proc. of ICOIN-11, pp. 3A-2.1~3A-2.9, Jan. 1997.
- [13] Z. Youjian and L. Guixing, "Strategies of ATM Network Interface Card," Proc. of ICOIN-11, pp 3A-4.1~3A-4.5, Jan. 1997.



황민태

1990년 부산대학교 전자계산기
공학과 졸업(학사)
1992년 부산대학교 컴퓨터공학
과 졸업(공학석사)
1996년 부산대학교 컴퓨터공학
과 졸업(공학박사)
1996년~현재 한국전자통신연구

원 고속통신망연구실 선임연구원
관심분야: 고속통신망 프로토콜 표준, Home ATM
Network, Desktop ATM 표준



김장경

1980년 연세대학교 전자공학과
졸업(학사)
1989년 Iowa State Univ. Com-
puter Engineering(M.S.)
1992년 Iowa State Univ. Com-
puter Engineering(Ph.D.)
1980년~1986년 국방과학연구
소 연구원

1994년~1995년 미국 Univ. of Maryland 파견 국제
공동연구 수행
1992년~현재 한국전자통신연구원 고속통신망연구
실 실장/책임연구원
관심분야: 고속통신망 프로토콜 표준, Home ATM
Network, High Performance Architecture,
컴퓨터 통신 프로토콜 상호운용성 시험