

동기망과 동기식 전송망에서의 동기클럭 단기안정 특성 분석

이 창 기[†]

요 약

동기망과 동기식 전송망을 설계할 때에는 동기클럭의 단기안정 클럭특성과 이에 따른 망구성 노드수가 중요하게 고려되어야 할 사항이다. 또한 동기망과 전송망을 동시에 고려하여야 한다. 만일 전송망만을 고려한다면 동기망에서의 발생할 수 있는 클럭성능 저하를 반영시킬 수 없기 때문이다. 지금까지의 연구는 주로 동기식 전송망만을 적용하여 연구되었다. 본 논문에서는 동기망과 동기식 전송망을 통합 고려하고, 최악의 원더생성을 적용하였을 때의 세가지 클럭상태에 따른 망동기클럭의 MTIE와 TDEV 특성을 얻었다. 또한 현 ITU-T 규격을 적용하여 세가지 클럭상태에 따른 최대 망 구성 노드수를 구하였다.

Short-term Stable Characteristic Analysis of the Synchronized Clock in the Synchronization Network and SDH Based Network

Chang-Ki Lee[†]

ABSTRACT

The important articles we must consider in synchronization network and SDH network design are the number of network nodes followed by short-term stable clock characteristics of synchronization clock. And the synchronization network and transmission network should be considered simultaneously. If we consider the transmission network alone, the clock degradation, which could be generated in the synchronization network, cannot be reflected. The study so far has been applied only SDH network for the most part. In this paper, we considered the synchronization network and SDH network to be integrated, and obtained maximum time interval error and time deviation characteristics of network synchronization clock based on 3 kinds of clock states applied by the worst wander generation. Also we found out the number of maximum network structure nodes according to the above 3 kinds of clock states in application of the present ITU-T standard specifications.

키워드 : 동기망(synchronization network), 동기식전송망(SDH network), 동기클럭(synchronization clock), 망동기(network synchronization), 클럭 특성(clock characteristics)

1. 서 론

동기식 전송기술인 SDH(synchronous digital hierarchy) [1] 전송에서의 망동기는 망노드장치에서 사용되는 클럭을 망측 제공 동기클럭에 동기시켜 end-to-end 에러 성능을 만족케 하기 위한 것이며, 동기식 전송에서 중요하게 고려되고 있는 사항이다. 망측 제공 동기클럭은 동기클럭 분배망(이하 동기망)에서 공급되며, 동기망은 PRS(primary reference source) 혹은 국내 KRF(Korea reference frequency)에서 제공되는 최초 동기원이 전송노드를 통해 동기클럭

공급장치인 SSU(synchronization supply unit) 혹은 국내 DOTS[2](digital office timing supply)에 공급되고, 이를 재 동기 시킨 동기클럭을 전송망에 공급하게 된다. 여기서 동기원 신호손실 등의 요인에 의해서 동기클럭이 갑작스럽게 위상천이가 일어나거나 클럭 드리프트가 발생하는 등의 장단기적인 특성변화가 일어날 수 있다. 이는 전송노드에서 예기치 않은 포인터조정(pointer justification)을 발생시켜 종속신호 상에 지터를 증가시킴에 따라 전송에러를 유발시키고, 또한 전송망 성능을 악화시키는 요인으로 작용하게 된다. 따라서 신뢰성이 있고 안정된 전송망을 구축하기 위해서는 지터 감쇄방안[3, 4]과 함께 가급적 포인터 조정이 적게 발생되도록 동기클럭의 단기안정도 성능을 강화시키는 것이다. 이와 같은 관점에서 ITU-T 동기클럭 관련 규격

* 이 논문은 1999년도 한국학술진흥재단의 연구비에 의하여 지원되었음 (KRF-99-003-E00194).

[†]정 회 원 : 위덕대학교 정보통신공학과 교수
논문접수 : 2001년 3월 5일, 심사완료 : 2001년 5월 9일

은 MTIE(maximum time interval error)와 TDEV(time deviation)를 이용하여 PRS 규격인 G.811[6]과 동기식 전송 장치의 클럭규격인 G.813[8]의 제정 및 개정하여 잠정안을 확정 한 바 있고, SSU 규격인 G.812[7]는 최근 기본적인 중요사항은 확정하였으나 아직 보완 중에 있다. 그리고 미국 ANSI에서도 관련 규격[9, 10]을 제정 및 개정하였다. 동기 망과 전송망 설계하기 위해서는 우선 이들 망을 모두 고려한 상태에서 이루어 져야 한다. 만일 전송망 만을 고려한다면 동기망에서의 발생할 수 있는 클럭성능 저하를 반영시킬 수 없기 때문이다. 또한 동기클럭의 정상상태(normal state)와 단기위상변위상태(short-term phase transient state) 및 장기위상변위상태(long-term phase transient state) 등 최악의 상태까지 고려한 망 노드별 클럭의 특성 분석과 망을 구성할 수 있는 최대 망 노드수 등에 관한 연구가 선행되어야 한다. 지금까지의 연구 결과는 클럭잡음 특성[11-15]과 측정방법[16]에 관한 기초적인 연구와 망측면을 고려한 연구[17-19]를 수행하였다. 그러나 이들 연구는 기본적으로 망측면을 고려치 않았거나[11-14] 또는 위상순시변위에 대한 연구가 이루어지지 않았으며[15, 17, 18], 또한 동기 망을 적용치 않고 단지 전송망 만을 고려한 연구[17-19]가 이루어 졌다.

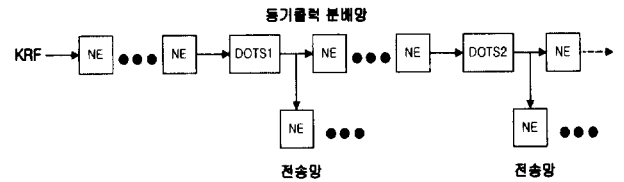
따라서 본 논문에서는 동기망과 전송망을 모두 고려하고 또한 국내 동기망의 구성을 바탕으로 하여 PRS와 DOTS 등의 동기원을 생성하거나 이들 동기원을 사용할 때 동기클럭의 정상상태, 단기위상변위상태와 장기위상변위상태에 따른 노드클럭의 MTIE와 TDEV특성을 분석하고, 그리고 현 ITU-T규격상에서 동기망과 전송망의 최대 노드수를 얻기 위한 것이다.

2. 동기클럭 분배 및 클럭잡음

2.1 동기클럭 분배

동기식 전송망에 공급되는 동기원은 동기망을 통해 공급 받는다. 동기망은 국내의 경우 (그림 1)과 같이 KRF혹은 PRS를 중심으로 총괄국의 동기클럭 공급장치(DOTS1), 중심국의 동기클럭 공급장치(DOTS2) 등의 계위로 구성되어 있다. KRF에서 제공되는 동기클럭은 동기망을 통하여 DOTS1에 입력되어 동기시키게 된다. DOTS1 출력 동기클럭은 DOTS2와 총괄국 계위에 해당되는 동기식 전송망의 동기원으로 제공된다. 그리고 DOTS2는 동기망을 통해 공급되는 DOTS1의 동기원을 이용하여 동기클럭을 발생시키고, 중심국 계위의 전송망과 기타 하위 계위에 동기클럭을 제공한다. 이렇게 함으로써 모든 전송망은 KRF를 기준으로 하는 망동기가 실현된다. 그러나 실제 전송망의 동기원으로 제공되는 동기클럭의 안정 특성은 동기망을 거치는 동안에 전송노드인 망 요소(NE ; network element)와

DOTS의 자체 원더 및 지터 누적 등에 의하여 고안정도의 특성을 가지고 있는 고유의 KRF 성능보다 저하되어 나타난다. 이에 따라 KRF와 DOTS, 그리고 NE에 대해서 자체적으로 발생하는 원더생성과 입력 및 출력 클럭에 대한 안정도를 규격으로 규정하여 제한하고 있다.



(그림 1) 동기클럭 분배

2.2 클럭신호와 잡음

동기클럭의 특성연구를 위해서는 실제의 전송망 노드의 클럭상태에 따른 잡음성분을 추출하여 안정도를 측정[20, 21]하여야 하지만 방대한 데이터 량의 장시간의 측정과 비용 등의 난제로 인하여 일반적으로 전송망에서 관측되는 여러 형태의 잡음을 시뮬레이션을 통해 인위적으로 발생시켜 동기클럭 특성을 분석이 이루어진다. 전송망을 포함한 통신망에서 사용되고 있는 클럭신호는 주기적인 시간함수인 $s(t)$ 로 정의할 수 있고, 전체위상 순시치 $\phi(t)$, 시간함수 $T(t)$, 시간편차 $x(t)$ 및 주파수 편차 $y(t)$ 는 아래 식과 같이 쓸 수 있다[5, 22, 23].

$$s(t) = A \sin \phi(t) \tag{1}$$

$$\phi(t) = \phi_0 + 2\pi f_0(1 + y_0)t + \pi D f_0 t^2 + \varphi(t) \tag{2}$$

$$T(t) = \frac{\phi(t)}{2\pi f_0} \tag{3}$$

$$x(t) = T(t) - T_{ref}(t) = x_0 + y_0 t + \frac{D}{2} t^2 + \frac{\varphi(t)}{2\pi f_0} \tag{4}$$

$$y(t) = \frac{f(t) - f_0}{f_0} = \frac{1}{2\pi f_0} \frac{d\phi(t)}{dt} = \frac{dx(t)}{dt} \tag{5}$$

여기서, f_0 는 기준주파수, ϕ_0 는 초기 위상오프셋, y_0 는 기준주파수의 fractional 주파수 오프셋, x_0 는 초기 시간편차 오프셋, D 는 주파수 드리프트율을 나타내고 있으며, $\varphi(t)$ 는 랜덤 위상편차로 실제적인 랜덤한 클럭잡음을 생성하여야 할 성분이다. $x(t)$ 와 $y(t)$ 의 전력밀도 함수 $S_x(f)$ 와 $S_y(f)$ 는 다음식과 같이 power-law model형태로 정의된다[14, 22, 23].

$$S_x(f) = \sum_{a=-2}^2 h_a f^a = h_{-2} f^{-4} + h_{-1} f^{-3} + h_0 f^{-2} + h_1 f^{-1} + h_2 f^0 \tag{6}$$

$$S_y(f) = \sum_{a=-2}^2 h_a f^a = h_{-2} f^{-2} + h_{-1} f^{-1} + h_0 f^0 + h_1 f^1 + h_2 f^2 \tag{7}$$

(6)식에서 잡음성분은 f^0 항의 백색 위상 잡음(WPM), f^{-1} 항의 플리커 위상 잡음(FPM), f^{-2} 항의 백색 주파수잡음(WFM), f^{-3} 항의 플리커 주파수 잡음(FFM)과 f^{-4} 항의 랜덤워크 주파수 잡음(RWFM) 등이 포함되어 있다. 여기서 WPM, FPM과 WFM 성분은 통신망에서 우세하게 나타나서 클럭특성에 영향을 미치게 된다[14]. WPM은 백색잡음으로 직접 생성하고, WFM은 WPM를 적분하여 얻을 수 있으며, 또한 FPM은 백색잡음을 입력으로 하여 다단 연결된 R-C 위상 지연회로에 의해서 생성되는데 본 논문에서는 양산형 변환 알고리즘을 사용하여 개선된 주파수특성을 가진 FPM을 사용하였다[15, 22].

3. 동기클럭 특성 파라미터 및 규격

3.1 클럭특성 파라미터

동기클럭 단기간정 특성은 ITU-T[5]와 ANSI[10]에서 적용하고 있는 MTIE(maximum time interval error)와 TDEV(time deviation)등의 파라미터에 의해서 측정된다. MTIE는 클럭의 시간편차를 이용하여 임의의 관측시간에서 가장 큰 시간편차와 가장 작은 시간편차 간의 차이인 최대 시간간격 편차를 말하며, 아래 식과 같이 정의하고 있다.

$$MTIE(n\tau_0) = \max_{k=1}^{N-n} \left[\max_{i=k}^{k+n} x_i - \min_{i=k}^{k+n} x_i \right] \quad (8)$$

여기서 $n\tau_0$ 는 관측시간이고, n 은 관측시간에 대한 표본화 간격의 수이며, τ_0 는 시간편차의 표본화 간격이다. 그리고 N 은 표본의 총수, x_i 는 표본의 시간편차이다. TDEV는 클럭의 안정도 측정을 위한 것이며, 지정된 횟수로 여러 번 측정된 분산을 평균하여 얻은 것을 말한다. TDEV의 정의식은 식 (9)와 같다.

$$TDEV(n\tau_0) = \sqrt{\frac{1}{6n^2(N-3n+1)} \sum_{i=1}^{N-3n+1} \left[\sum_{j=i}^{n+j-1} (x_{i+n} - 2x_{i+n} + x_i) \right]^2} \quad (9)$$

식 (8)과 (9)는 실제 클럭의 단기간정 특성 제한을 위하여 현재의 표준 클럭규격에 사용되고 있으며, 본 논문의 시뮬레이션 결과에서도 적용된다.

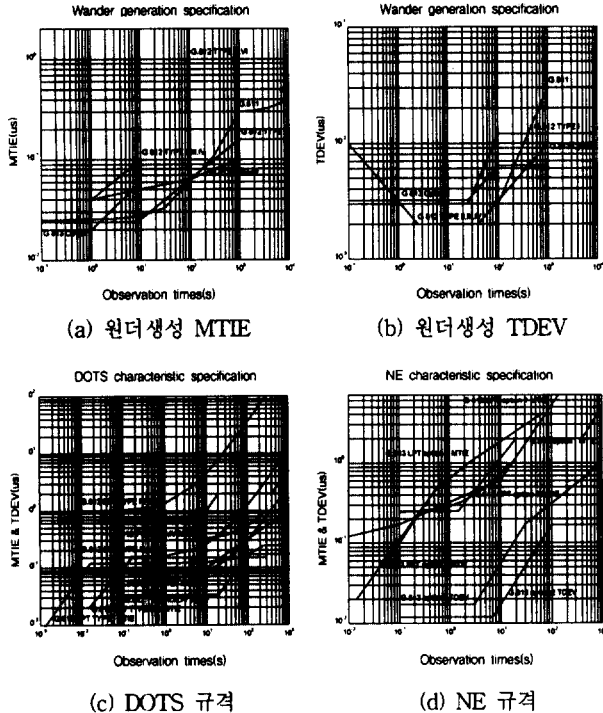
3.2 동기클럭 상태와 규격

동기망과 동기식 전송망에서의 클럭상태는 정상상태(normal state)와 위상변위상태(phase transient state) 등이 나타날 수 있다. 정상상태는 동기원에 의해 정상적인 동기기능이 수행되는 상태를 말한다. 위상변위상태는 동기원이 나 혹은 이중화된 장치간의 절체 등에 의해서 야기되는 비

정상적이고 갑작스러운 변화를 말한다. 위상변위상태는 단기위상변위상태(short-term phase transient state ; SPT)와 장기위상변위상태(long-term phase transient state ; LPT)로 나눈다. 단기위상변위상태는 동기원 장애로 인해 홀드오버로 전환될 때나 혹은 홀드오버 상태에서 다시 차순위 동기원을 선택할 때 발생하는 15초 이내의 위상변위상태를 말한다. 여기서 홀드오버 상태는 DP-PLL(digital processing-phase locked loop)[24]에 의해서 누적 평균된 위상차 데이터를 이용하여 일정한 정확도와 안정도를 가진 클럭으로 출력되는 상태를 말한다. 그리고 장기위상변위상태는 모든 동기원에 장애가 발생하여 홀드오버 상태가 15초 이상 지속되는 위상변위상태를 말한다. 이와 같은 세가지 상태는 망에서 항상 발생할 수 있는 상태이고, 식 (4)의 세부적인 요소에 의해서 영향을 받게 된다[19]. 특히 정상상태에 비해서 위상변위상태에서 이로 인한 불규칙적인 포인터 조정이 많이 발생하기 때문에 동기망과 전송망의 클럭성능에 영향이 미치게 된다. 따라서 ITU-T는 정상상태를 포함하여 세가지 클럭상태에 따른 클럭특성을 규격화하여 제한하고 있다.

ITU-T에서는 (그림 2)와 같이 PRS[6], DOTS[7]와 NE[8] 등의 적용 계층에 따라 MTIE와 TDEV 클럭 특성을 이용하여 규격화하고 있다. 세부적인 클럭 특성규격 항목은 원더생성(wander generation)과 장치 출력 규격으로 나누어진다. 원더생성은 장치내부에서 자체적으로 생성되는 원더성분을 제한하기 위한 규격으로 PRS, DOTS와 NE에 공히적용된다. 장치 출력 규격은 장치에서 출력되는 동기클럭의 특성을 제한하기 위한 규격이며, DOTS와 NE는 세가지 클럭상태 별로 특성규격을 권고하고 있고, 최초 동기원인 PRS는 원더생성을 출력규격으로 적용하고 있다. (그림 2)의 (a)와 (b)는 PRS, DOTS와 NE의 원더생성 MTIE, TDEV규격이다. 여기서 G.811은 PRS 혹은 KRF의 규격이며, G.812는 DOTS규격이다. G.812에는 6개의 TYPE으로 구분되어 있다. TYPE I은 2.048Mbps급 계위의 기본 망에 적용하기 위한 것으로 SDH기술이 도입되면서 새롭게 규정한 규격이며, TYPE II와 TYPE III는 1.544Mbps급 계위의 적용되는 stratum 2와 stratum 3급의 최근 규격이다. 그리고 TYPE IV에서 TYPE VI는 기존 비동기식 전송기술을 적용할 때 사용한 규격이다. 본 논문에서는 SDH기술에 적용되는 동기클럭을 사용하기 때문에 주로 TYPE I과 TYPE II를 사용하며, 그리고 TYPE III는 TYPE II와 유사함에 따라 TYPE II와 통합 고려하였다. G.813은 NE 규격이며, option 1의 2.048Mbps급 계위와 option 2의 1.544Mb/s급 계위로 나누어져 있다. (그림 2)의 (c)와 (d)는 DOTS와 NE의 정상상태, 단기위상변위상태(SPT)와 장기위상변위상태에 따른 출력클럭 특성 규격이다. 여기서 전송망만을 고려한 기존 결과[17-19]는 클럭 상태별 G.812규격을 반영하지 못하였지만 동기망과 동

기식 전송망을 동시에 고려한 본 논문에서는 이들 규격을 적용하여야 한다.



(그림 2) 동기클럭 특성규격

4. 동기망과 동기식 전송망에서의 클럭모델

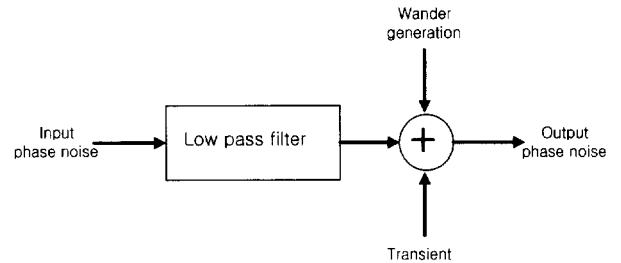
4.1 망 구성형태

동기식 전송망은 용도에 따라 PTP(point to point)형, 선형(linear), 환형(ring)과 메쉬형(mesh)등으로 다양하게 구성될 수 있다. 이와 같은 여러 형태의 전송망은 동기망에서 제공되는 동기클럭에 의해서 망동기가 실현되는데, 클럭 관점에서 볼 때 동기원의 특성, 전송노드수와 클럭상태 등이 동기클럭의 성능을 좌우한다. 이들 망 구성 형태 중에서 선형망은 전송노드가 직렬형태로 다단 연결되어 있어서 가장 열악한 클럭특성이 나타날 수 있으며, 또한 기타 망의 동기실현 기법을 포괄적으로 내포하고 있다[19]. 동기망도 기본적으로 최초 동기원을 직렬 나무가지 형태로 연결된 전송노드와 DOTS를 통해서 전파되기 때문에 선형망 구조를 가지고 있다. 따라서 본 논문에서 사용하는 동기망과 동기식 전송망은 선형을 적용하여 노드 별 클럭특성을 고려한다.

4.2 클럭모델 적용

동기망과 전송망에 적용되는 간략화된 클럭 노드모델[9, 13, 17-18]은 (그림 3)에 나타나 있다. 클럭모델은 저역통과 필터와 덧셈기, 그리고 원더생성(wander generation) 성분

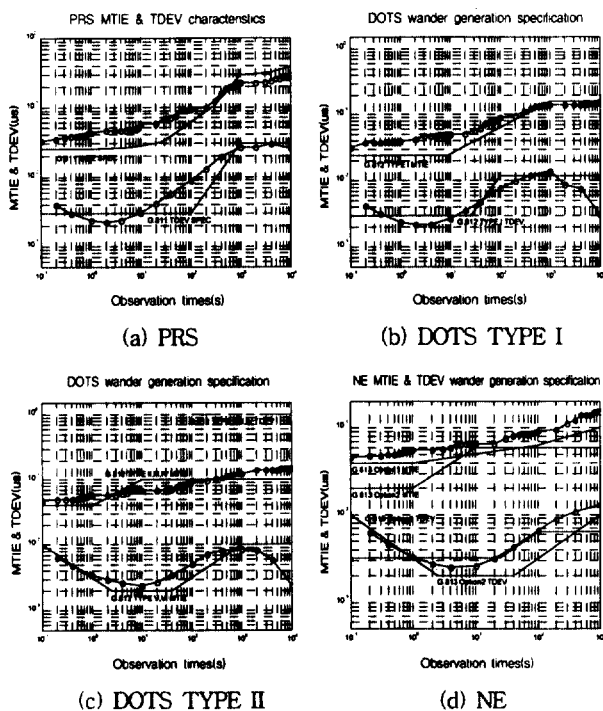
과 위상변위 성분으로 구성된다. 입력되는 위상잡음은 저역통과 필터를 통과한 후 장치 자체에서 생성되는 원더생성 성분과 위상변위 성분을 더한 후 출력된다. 여기서 입력 위상잡음은 해당노드의 동기원 잡음이 되고, 출력 위상잡음은 다음 단의 입력 위상잡음으로 전달된다. 이와 같은 모델을 이용하여 동기망과 전송망에서의 클럭특성 분석을 하기 위해서는 원더생성, 망노드수, 저역통과 필터의 차단주파수, 클럭상태와 클럭상태에 따른 위상변위성분 등을 고려하여야 한다. 클럭 자체잡음인 원더생성은 3장에서 살펴 보았다. 망노드수는 (그림 1)에서와 같이 동기망과 전송망에 사용되는 노드수를 말한다. PRS동기원을 사용할 경우 전송망 노드수(i)만 존재하고, DOTS1 동기원을 사용할 경우는 PRS와 DOTS1사이의 동기망 노드수(i)와 전송망 노드수(j)가 있으며, 또한 DOTS2를 동기원으로 사용한다면 PRS와 DOTS1사이의 동기망 노드수(i), DOTS1과 DOTS2사이의 동기망 노드수(j), 그리고 전송망 노드수(k)가 존재하게 된다. 이와 같은 노드수는 MTE와 TDEV 특성에 많은 영향을 줄 수 있어 망 전달특성을 분석할 때 중요한 변수로 적용하고, 또한 망 설계할 때 필수적인 파라미터 중의 하나이다. 차단주파수는 ITU-T에서 권고하고 있으며, 본 논문에서는 일반적인 DOTS와 NE 주파수인 0.1Hz와 1Hz를 사용한다[8, 26]. 클럭상태는 세 가지 클럭상태를 적용하여야 하고, 위상변위 상태에서 나타나는 홀드오버 유지시간은 기존 결과[19]의 방법을 적용한다. 그리고 위상변위성분은 단기 및 장기위상변위상태에서 나타날 수 있는 위상변위 성분을 말하고, ITU-T에서 식 (4)에 따른 성분 값으로 제한하고 있다[6-8].



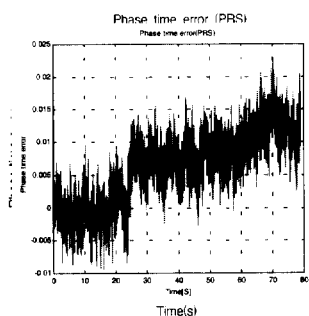
(그림 3) 노드 모델

2장의 클럭잡음 생성방법을 사용하여 본 논문에 적용되는 PRS, DOTS와 NE의 원더생성은 (그림 4)에 나타나 있다. 이는 ITU-T규격에 따라 망을 구성할 수 있는 최대 노드수를 얻기 위하여 가장 최악의 클럭특성을 가질 수 있도록 발생시켰다. (그림 4)의 (a)는 PRS의 원더생성이고, PRS 원더생성에 대한 식 (4)의 시간영역 편차 결과는 (그림 5)에 나타나 있다. (그림 4)의 (b)와 (c)는 동기망 DOTS의 TYPE I과 TYPE II를 위한 원더생성이며, 동기망을 충분히 고려하기 위하여 TYPE별로 분리시켜 적용하

였다. 그리고 (d)는 NE의 원더생성이며, option1와 option 2를 모두 적용 가능케 하도록 값을 발생시켰다. 이는 NE의 경우를 분리시킬 경우 고려하여야 할 경우의 수가 지나치게 많기 때문에 이를 줄이기 위한 것이며, 향후에는 DOTS TYPE 별 NE의 option에 따라 좀더 세분화된 연구가 필요하다.



(그림 4) 원더생성



(그림 5) PRS의 phase time error

지금까지 살펴본 클럭모델을 종합하여 동기망과 전송망의 클럭잡음 전달모델[19]을 적용해 보면 일반적으로 k 번째 노드의 클럭 노이즈 모델은 아래 식과 같이 쓸 수 있다.

$$N_O^{(k)}(s) = H^{(k)}(s)N_O^{(k-1)}(s) + N_{WG}^{(k)}(s) + N_{PT}^{(k)}(s) \quad (10)$$

여기서 $N_O^{(k)}(s)$ 는 k 번째 노드에서의 출력 클럭잡음이 고, $N_O^{(k-1)}(s)$ 는 $k-1$ 번째 노드에서의 출력 클럭잡음이며, 이는 k 번째 노드에서의 입력 클럭잡음과 동일하다. $H^{(k)}(s)$ 는

k 번째 노드의 저역통과 필터 전달함수, $N_{WG}^{(k)}(s)$ 는 k 번째 노드의 원더생성을 나타낸다. 그리고 $N_{PT}^{(k)}(s)$ 는 위상변위 성분이며, 이는 단기 및 장기위상변위상태가 있을 때만 적용된다. 여기서 모든 NE의 필터 전달함수가 $H_1(s)$ 로 같고 모든 DOTS의 전달함수는 $H_2(s)$ 로 같다고 가정하고, 또한 k 개 노드로 구성된 전송망이라면 노드 1의 성분에 의한 노드 k 에서의 클럭잡음은 다음 식으로 쓸 수 있다.

$$\begin{aligned} N_O^{(1)}(s) &= H_1(s)N_{IN}^{(1)}(s) + N_{WG}^{(1)}(s) + N_{PT}^{(1)}(s) \\ N_O^{(2)}(s) &= H_1(s)N_O^{(1)}(s) + N_{WG}^{(2)}(s) + N_{PT}^{(2)}(s) \\ &= (H_1(s))^2 N_{IN}^{(1)}(s) + H_1(s) [N_{WG}^{(1)}(s) \\ &\quad + N_{PT}^{(1)}(s)] + N_{WG}^{(2)}(s) + N_{PT}^{(2)}(s) \\ &\dots\dots\dots \\ N_O^{(k)}(s) &= (H_1(s))^k N_{IN}^{(1)}(s) + \sum_{n=1}^k (H_1(s))^{k-n} \\ &\quad [N_{WG}^{(n)}(s) + N_{PT}^{(n)}(s)] \end{aligned} \quad (11)$$

여기서 $N_O^{(k)}(s)$ 는 전송망의 출력클럭 전달특성이 된다. 동기망의 클럭잡음 전달모델을 위하여 DOTS 동기원은 DOTS1과 DOTS2로 분리할 수 있다. 이를 식 (11)과 동일한 방법을 이용하면 다음과 같은 수식으로 적용할 수 있다.

$$\begin{aligned} DT1_O(s) &= H_2(s)N_O^{(1)}(s) + DT1_{WG}(s) + DT1_{PT}(s) \\ DT1_O(s) &= H_2(s)(H_1(s))^i N_{IN}^{(1)}(s) + H_2(s) \\ &\quad \sum_{n=1}^i (H_1(s))^{i-n} [N_{WG}^{(n)}(s) + N_{PT}^{(n)}(s)] \\ &\quad + DT1_{WG}(s) + DT1_{PT}(s) \end{aligned} \quad (12)$$

$$\begin{aligned} DTN1_O^{(1)}(s) &= H_1(s)DT1_O(s) + N_{WG}^{(1)}(s) + N_{PT}^{(1)}(s) \\ &\dots\dots\dots \\ DTN1_O^{(j)}(s) &= (H_1(s))^j DT1_O(s) + \\ &\quad \sum_{n=1}^j (H_1(s))^{j-n} [N_{WG}^{(n)}(s) + N_{PT}^{(n)}(s)] \end{aligned} \quad (13)$$

$$\begin{aligned} DT2_O(s) &= H_2(s)DTN1_O^{(j)}(s) + DT2_{WG}(s) + DT2_{PT}(s) \\ DT2_O(s) &= H_2(s)(H_1(s))^j DT1_O(s) + H_2(s) \\ &\quad \sum_{n=1}^j (H_1(s))^{j-n} [N_{WG}^{(n)}(s) + N_{PT}^{(n)}(s)] \\ &\quad + DT2_{WG}(s) + DT2_{PT}(s) \end{aligned} \quad (14)$$

여기서 식 (12)는 DOTS1 동기원의 클럭잡음 전달모델이며, $N_{WG}^{(1)}(s)$ 는 PRS 클럭잡음이 된다. 식 (13)은 식 (12)을 사용하여 j 개의 노드를 지난 노드 클럭잡음 모델이며, 식 (14)은 식 (13)을 이용한 DOTS2 동기원의 클럭잡음 전달 모델이다. 식 (12)에서 식 (14)까지는 기존방법[19]과 달리 동기망을 고려하기 위하여 위상변위 성분들을 반영한 수식이 된다.

위의 식 (12), (13)과 (14)의 클럭잡음 전달모델은 PRS, DOTS와 NE의 원더생성과 위상변위성분등을 반영하여 컴퓨

터 시뮬레이션을 수행하면 클럭상태에 따른 각 모델의 노드별 MTIE와 TDEV 클럭특성을 얻을 수 있으며, 또한 동기망과 동기식 전송망에서의 구성 가능한 노드수를 도출해낼 수 있다.

5. 시뮬레이션 수행 및 결과분석

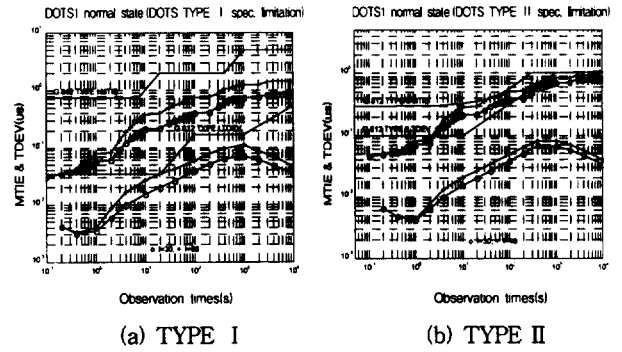
5.1 시뮬레이션 수행

동기망과 동기식 전송망을 모두 고려한 통합망에서의 클럭 특성 시뮬레이션은 식 (12), (13), (14)의 원더생성, 노드수, 클럭상태 등을 적용시켜 수행하였다. 원더생성은 (그림 4)에 나타나 있는 결과를 이용하였고, 노드수는 i, j 및 k 이며, 클럭상태는 정상상태, 단기위상변위상태와 장기위상변위상태를 각각 적용하였다. 여기서 위상변위상태는 동기망과 전송망이 모두 위상변위상태일 때인 최악의 경우를 적용하였다. 시뮬레이션은 각 클럭상태 별로 (그림 2)의 DOTS 규격과 NE 규격을 만족하지 않는 최소 노드수를 얻었다. 여기서 DOTS는 TYPE I과 TYPE II를 각각 구분하여 결과를 얻었다. 위상변위성분인 식 (4)의 x_0, y_0, D 는 DOTS TYPE I일 경우 각각 $60ns, 0.5ns/s, 2.3 \times 10^6 ns/s^2$ 를, DOTS TYPE II일 경우 각각 $150ns, 1.0ns/s, 1.16 \times 10^5 ns/s^2$ 를 적용하였으며, NE일 경우 $120ns, 50ns/s, 1.16 \times 10^4 ns/s^2$ 적용하였다. 이들 값은 G.812[5]와 G.813[6]에서 권고하고 있다.

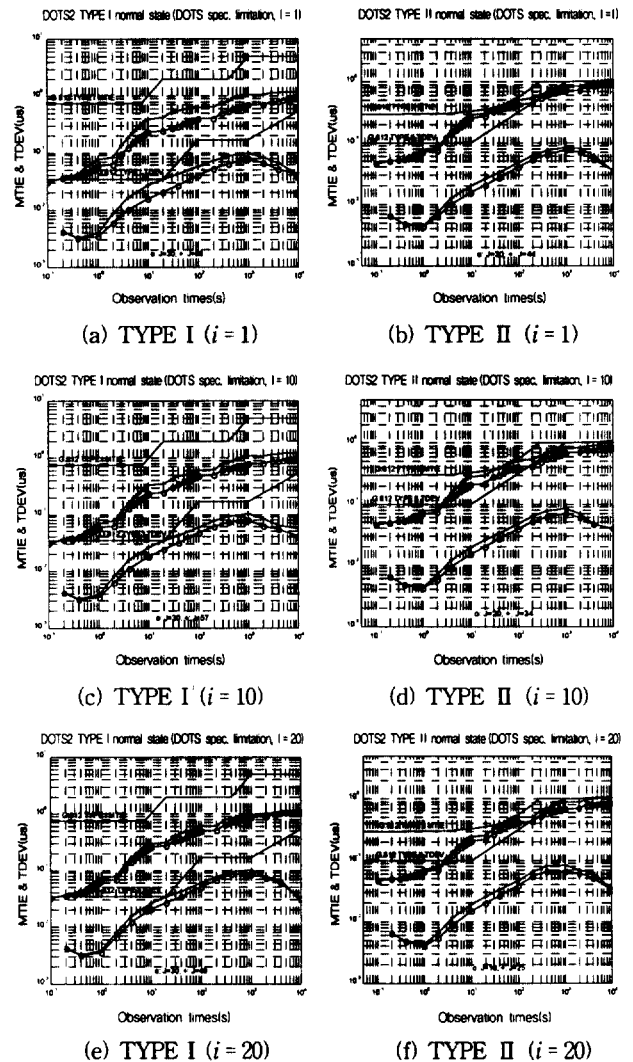
5.2 정상상태에서의 클럭특성

DOTS 관점에서 PRS를 동기원으로 하고, NE노드 i 개를 통과한 후 정상상태의 DOTS1 클럭특성은 (그림 6)에 나타나 있다. 이는 i 를 증가하였을 때 DOTS1규격 제한에 따른 NE 노드수를 얻기 위한 것이다. (그림 6)의 (a)는 DOTS1 TYPE I을 적용하였을 때의 DOTS1을 통과한 클럭특성이며, i 가 69일 때 관측시간 20초에서 TDEV 규격을 만족하지 않았다. (그림 6)의 (b)는 DOTS1 TYPE II을 적용하였을 경우이며, i 가 48일 때 관측시간 40초에서 MTIE 규격을 넘어섰다.

(그림 7)은 i 가 1, 10, 20인 DOTS1을 동기원으로 하고, NE노드 j 개를 통과한 후 정상상태의 DOTS2 클럭특성을 각각 나타낸 것이다. (그림 7)의 (a)는 i 가 1인 DOTS2 TYPE I의 클럭특성이며, j 가 68일 때 관측시간 20초에서 TDEV 규격을 만족하지 않았다. (그림 7)의 (b)는 TYPE II 일 경우이며, j 가 44일 때 관측시간 70초에서 MTIE 규격을 넘어섰다. (c)와 (d)는 i 가 10인 DOTS2 TYPE I과 TYPE II의 출력특성이며, j 가 각각 57, 34에서 규격을 만족하지 않았다. i 가 20에서는 j 가 각각 49, 25에서 DOTS2의 규격을 만족치 않음을 (그림 7)의 (e)와 (f)에서 볼 수 있다. 그리고 그림에서 제외하였지만 i 가 5일 때는 j 가 각각 61, 39에서, i 가 15일 때는 j 가 각각 53, 29에서 규격을 만족하지 않



(그림 6) DOTS1 규격 제한에 따른 정상상태 클럭특성

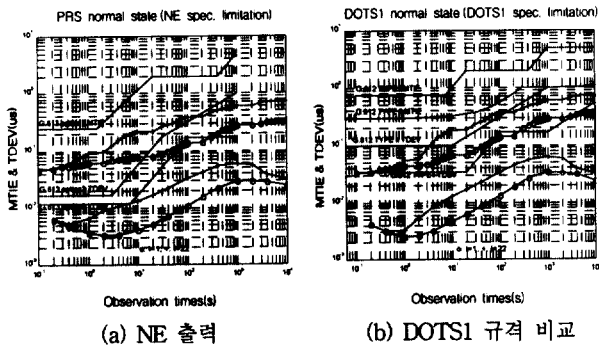


(그림 7) DOTS2 규격 제한에 따른 정상상태 클럭특성

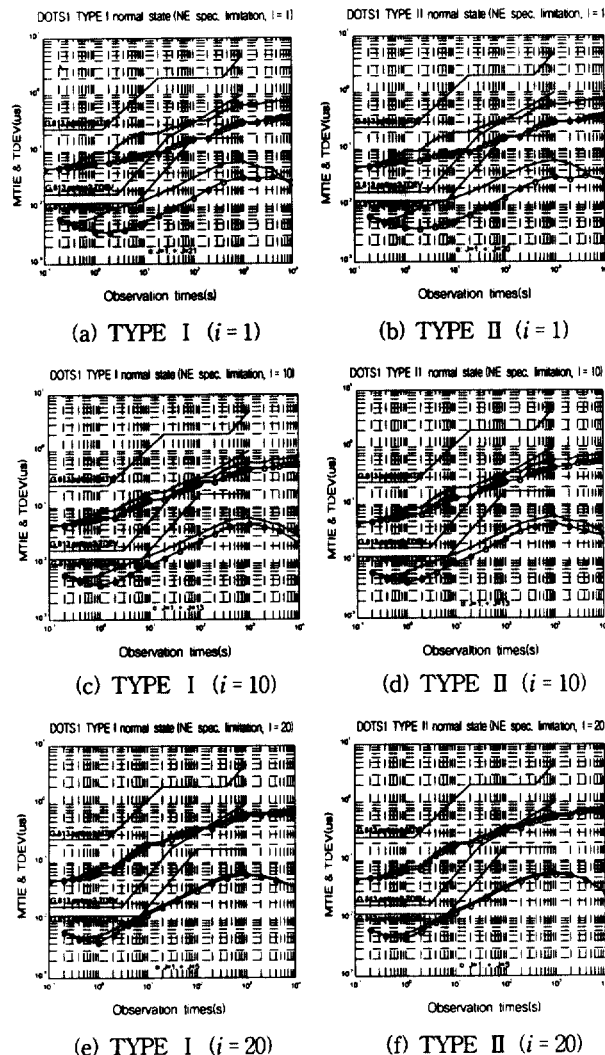
는 것으로 나타났다.

NE 관점에서 PRS, DOTS1과 DOTS2를 동기원으로 하였을 때 정상상태의 NE 출력 클럭특성은 (그림 8), (그림 9), (그림 10)에 나타나 있다. 이는 노드수 i, j, k 를 증가하였을 때 NE규격 제한에 따른 NE 노드수를 얻기 위한 것이다. (그림 8)의 (a)는 PRS를 동기원으로 하였을 때 NE

노드 i 개를 통과한 클럭특성이며, i 가 22일 때 관측시간 7초에서 TDEV 규격을 만족하지 않았다. (그림 8)의 (b)는 (a)에서 노드 i 개를 통과한 출력을 DOTS1에 인가 후 DOTS1의 출력 특성을 나타낸 것이다. 여기서 비록 i 가 22일 때 NE 규격은 만족치 않지만 DOTS1의 TYPE I과 II의 모든



(그림 8) NE 규격 제한된 PRS 동기원에 따른 정상상태 클럭특성

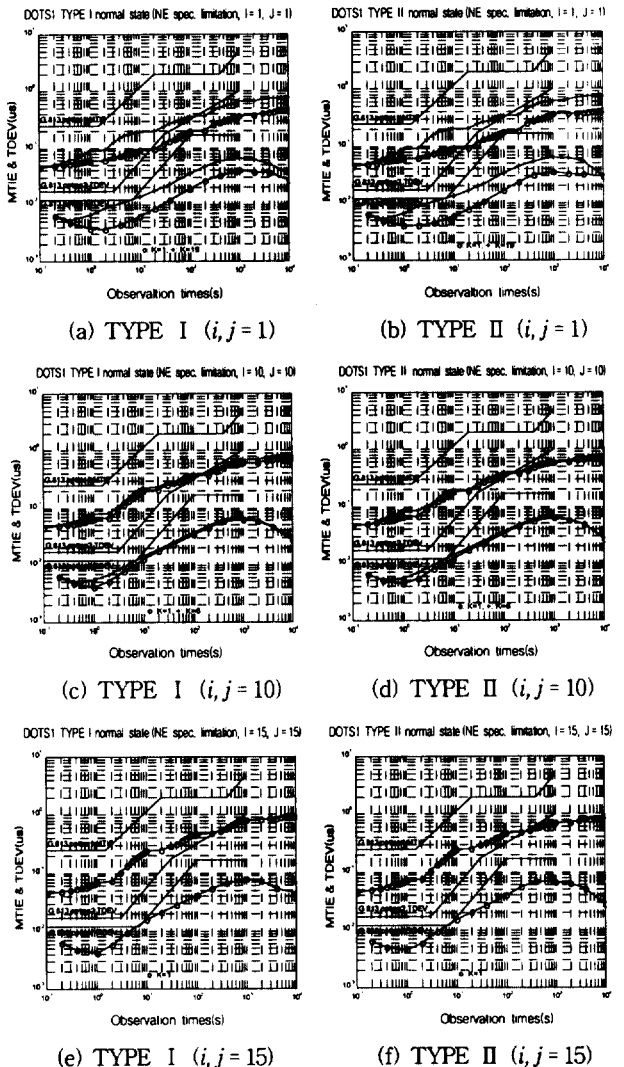


(그림 9) NE 규격 제한된 DOTS1 동기원에 따른 정상상태 클럭 특성

규격에 비교적 여유 있게 만족하고 있는 것을 볼 수 있고, 또한 (그림 6)의 결과 범위 내에 있음을 알 수 있다.

(그림 9)는 i 가 1, 10, 20인 DOTS1 동기원으로 하고, NE노드 i 개를 통과한 정상상태의 NE 출력 클럭특성을 각각 나타낸 것이다. (그림 9)의 (a)와 (b)는 i 가 1인 DOTS1 TYPE I과 TYPE II의 동기원을 각각 사용하였을 때 j 가 21, 20에서 관측시간 7초의 TDEV 규격을 만족하지 않는 것을 나타내고 있다. i 가 10인 DOTS1 동기원에서는 j 가 13일 때 각각 TDEV 규격을 넘어서는 것을 (그림 9)의 (c)와 (d)에서 볼 수 있다. 또한 (그림 9)의 (e)와 (f)에서는 i 가 20일 때 j 가 5에서 각각 TDEV 규격을 만족하지 않았다. 그리고 i 가 5일 때는 j 가 17에서, i 가 15일 때는 j 가 각각 9에서 7초의 TDEV 규격에서 각각 만족하지 않는 것으로 나타났다.

(그림 10)은 i 와 j 가 각각 1, 10, 15인 DOTS2 동기원

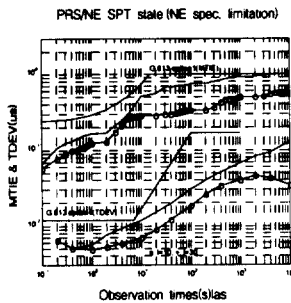


(그림 10) NE 규격 제한된 DOTS2 동기원에 따른 정상상태 클럭 특성

으로 하여 NE노드 k 개를 통과하였을 때의 정상상태 NE 출력 클럭특성을 나타낸 것이다. (그림 10)의 (a)와 (b)는 i 와 j 가 1인 DOTS2 TYPE I과 TYPE II의 동기원을 각각 사용하였을 때 k 가 19에서 관측시간 7초의 TDEV 규격을 만족하지 않음을 보여주고 있다. (c)와 (d)에서는 i 와 j 가 10일 때 k 가 6에서 각각 TDEV 규격을 만족하지 않았으며, i 와 j 가 15인 (e)와 (f)에서는 k 가 1에서 각각 TDEV 규격을 만족하지 않았다. 그리고 그 외의 결과인 i 와 j 가 5일 때는 13, 14에서 규격을 초과하였으며, i 와 j 가 20일 때는 15에서와 같이 k 가 1에서부터 TDEV 규격에서 각각 만족하지 않는 것으로 나타났다.

5.3 단기위상변위상태에서의 클럭특성

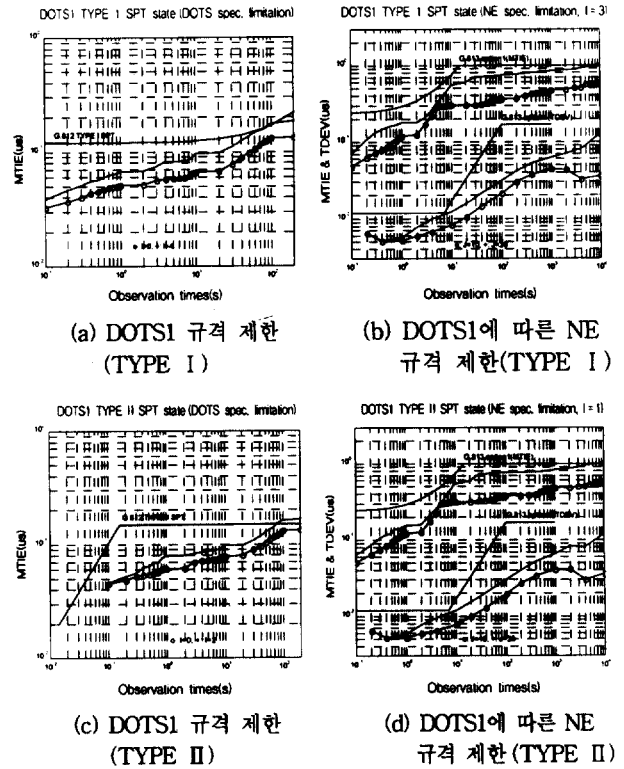
클럭절체 등으로 인하여 발생하는 단기위상변위상태에서는 각 동기원에 따라 NE SPT규격과 DOTS SPT규격을 초과하는 각각의 노드 수를 구하여야 한다. (그림 11)는 NE 관점에서 PRS를 동기원일 때 NE노드 i 개를 통과한 단기위상변위상태의 NE 클럭특성을 나타낸 것이며, i 가 30일 때 관측시간 5000초 사이에서 MTIE 규격을 만족하지 않았다.



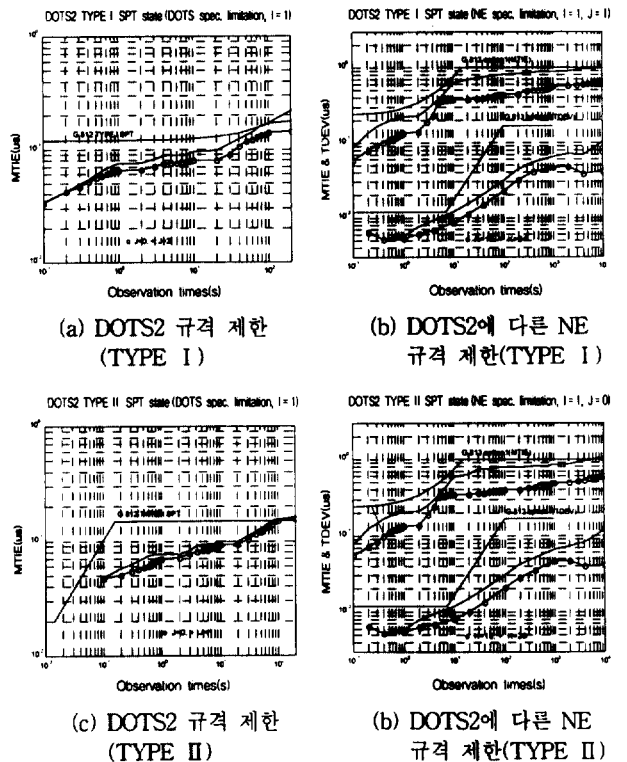
(그림 11) NE 규격 제한된 PRS 동기원에 따른 단기위상 변위상태의 클럭 특성

(그림 12)는 DOTS1 동기원의 특성을 얻기 위하여 먼저 PRS를 소스로 하여 NE노드 i 개를 통과한 후 단기위상변위 상태의 DOTS1 TYPE I와 II 클럭특성인 (a)와 (c)의 결과를 얻은 후 이를 이용하여 (b), (d)와 같은 NE 규격 제한된 단기위상변위상태의 NE 노드 수 j 를 구한 것이다. (그림 12)의 (a)에서 i 가 4일 때 관측시간 80초와 100초 사이에서 DOTS1 TYPE I의 SPT MTIE 규격을 만족하지 않았고, (a)의 결과인 i 가 3인 DOTS1의 동기원을 이용할 때 j 가 28에서 NE SPT MTIE규격을 넘어섬을 (그림 12)의 (b)에서 볼 수 있다. 또한 TYPE II의 경우인 (그림 12)의 (c)에서 i 가 2일 때 관측시간 100초 이상에서 DOTS1 MTIE 규격을 만족치 않았고, (그림 12)의 (d)에서 j 가 28에서 NE SPT MTIE규격을 넘어섬을 볼 수 있다.

DOTS2 동기원에 따른 SPT클럭특성은 (그림 13)에 나타나 있다. 먼저 TYPE I인 (그림 13)의 (a)와 (b)에서 i 가 1, j 가 2일 때 관측시간 80초와 100초 사이에서 DOTS2



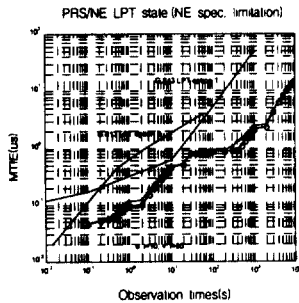
(그림 12) DOTS1 동기원에 따른 단기위상변위상태 클럭특성



(그림 13) DOTS2 동기원에 따른 단기위상변위상태 클럭특성

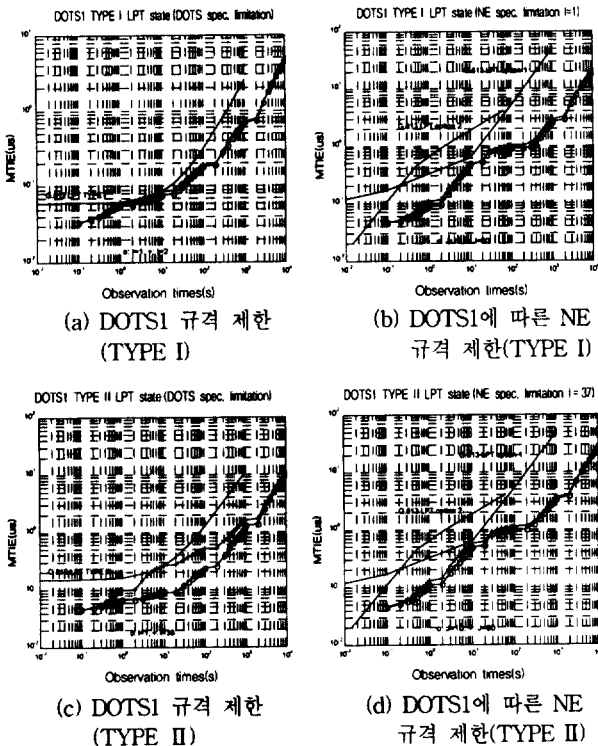
TYPE I의 SPT MTIE 규격을 만족치 못하였고, 이를 이용하여 i 가 1, j 가 1인 DOTS2의 동기원을 이용할 때 k 가 24에서 NE SPT MTIE규격을 만족치 않았다. TYPE II인

(그림 13)의 (c)와 (d)에서는 i 가 1, j 가 0일 때 즉 DOTS1과 DOTS2사이의 노드가 없을 경우 DOTS1 SPT 출력 클럭특성 자체가 관측시간 80초 이상에서 DOTS2 TYPE I의 SPT MTIE 규격을 만족치 못하였고, 이를 이용하여 i 가 1, j 가 0인 DOTS2의 동기원을 이용할 경우 k 가 26일 때 NE SPT MTIE규격을 만족하지 않았다. 전반적으로 SPT상태에서는 DOTS 규격을 만족하는 노드 수가 NE규격을 만족하는 노드 수에 비해서 매우 적음을 알 수 있다.



(그림 14) NE 규격 제한된 PRS 동기원에 따른 장기위상 변위상태의 클럭 특성

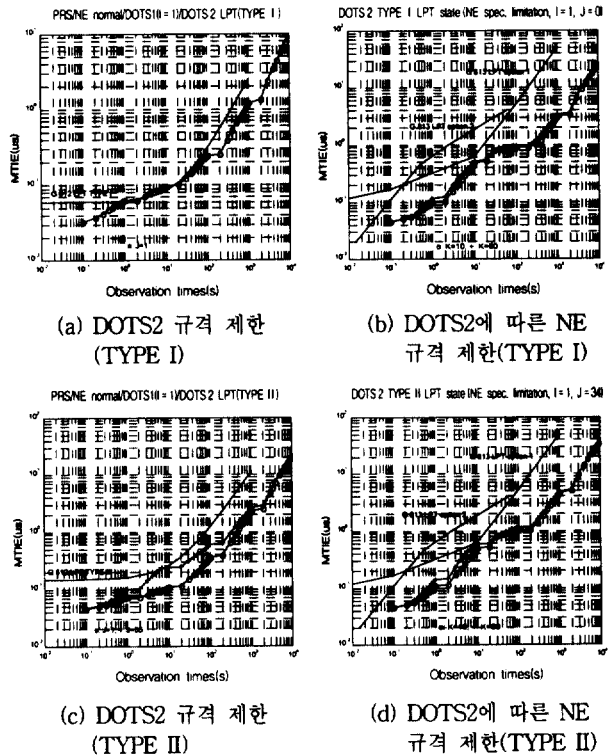
(그림 15)는 장기위상변위상태의 DOTS1 TYPE I와 II 클럭특성과 이를 이용한 장기위상변위상태의 NE 출력 클럭특성을 보여주고 있다. TYPE I을 적용한 (그림 15)의 (a)와 (b)에서 i 가 2일 때 관측시간 4초와 10초 사이에서 DOTS1의 LPT MTIE 규격을 만족하지 않았고, (a)의 결과인 i 가 1인 DOTS1의 동기원을 이용할 때 j 가 60



(그림 15) DOTS1 동기원에 따른 장기위상변위상태의 클럭 특성

에서도 NE LPT MTIE규격을 만족하고 있음을 볼 수 있다. TYPE II의 경우인 (그림 15)의 (c)와 (d)에서 i 가 38일 때 관측시간 6초와 10초 사이에서 LPT MTIE 규격을 만족하지 않았지만 j 가 37에서 NE LPT MTIE규격은 만족하였다.

(그림 16)은 DOTS2 동기원에 따른 LPT클럭특성이다. TYPE I인 (그림 16)의 (a)와 (b)에서 i 가 1, j 가 1일 때 관측시간 2초와 10초 사이에서 DOTS2 LPT MTIE 규격을 만족하지 않았고, i 가 1, j 가 0인 DOTS2의 동기원을 이용할 때 k 가 60에서도 NE LPT MTIE규격을 만족하고 있음을 볼 수 있다. TYPE II에서는 i 가 1, j 가 35일 때 관측시간 6초와 7초 사이에서 LPT MTIE 규격을 만족치 않았고, i 가 1, j 가 34인 DOTS2의 동기원을 적용할 때 k 가 60에서도 역시 NE LPT MTIE규격은 만족함을 (그림 16)의 (c)와 (d)에서 볼 수 있다. LPT상태에서는 NE 규격보다 DOTS 규격에 의해서 적용가능 노드 수가 제한될 수 있음을 알 수 있다.

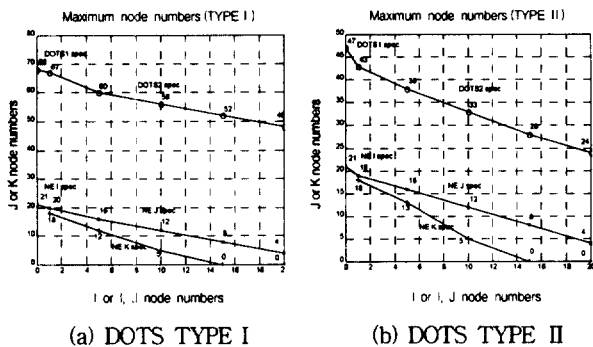


(그림 16) DOTS2 동기원에 따른 장기위상변위상태의 클럭 특성

5.5 결과 분석

지금까지 동기망과 동기식 전송망에서의 클럭규격을 모두 적용하여 (그림 4)와 같은 최악의 원더생성에 따른 세가지의 클럭 상태별 시뮬레이션 결과를 살펴보았다. (그림 6)부터 (그림 10)까지의 정상상태 클럭특성 결과를 통해 보면 (그림 17)에서와 같이 DOTS1 동기원을 얻기 위한 노드수

i 는 DOTS 규격 제한에 따라 TYPE I일 경우 68개와 TYPE II 일 때 47개 이하를 사용하여야 하지만 NE(i) 규격을 적용할 경우에는 21개 이하를 사용해야 하는 것으로 나타났다. 그리고 DOTS2 동기원을 얻기 위한 노드수 j 는 i 가 1, 5, 10, 15, 20개일 때 TYPE I일 경우 각각 67, 60, 56, 52, 48개, TYPE II 일 경우 43, 39, 33, 28, 24개 이하를 사용할 수 있는 것으로 나타났지만 NE(j) 규격을 적용할 경우에는 20, 16, 12, 9, 5개와 19, 16, 12, 9, 5개 이하를 사용하여야 한다. 또한 DOTS 2 동기원을 이용한 노드수 k 는 i, j 가 각각 1, 5, 10개일 때 TYPE I일 경우 각각 18, 12, 6개와 TYPE II일 때 18, 13, 6개 이하를 사용하여야 하고, i, j 가 15, 20일 때는 k 노드를 둘 수 없다. 상기의 결과에 따라 NE 규격은 DOTS 규격에 비하여 보다 엄격히 적용되고 있음을 알 수 있어서 망 설계시 NE 규격에 제한된 노드수에 따라 설정되어야 함을 볼 수 있다. 그리고 전체 망의 i, j, k 노드수는 최소 21개에서 최대 26개로 분포하고 있어서 DOTS TYPE에 상관하지 않고 현ITU-T 규격과 최악의 원더생성을 적용할 경우에는 20개 이내로 설정할 수 있다. 이와 같은 결과는 기존 결과[19]보다 다소 낮게 나타나고 있지만 이는 최악의 원더생성 적용에 따른 결과로 해석할 수 있다. 만일 상기 노드수 이상을 사용하고자 할 경우는 본 논문에서 사용한 PRS, DOTS와 NE의 원더생성 보다 낮은, 즉 클럭잡음 특성이 훨씬 좋은 동기원을 사용하여야 가능할 것이다.



(그림 17) DOTS/NE 규격 적용에 따른 정상상태의 최대 노드수

(그림 11)에서 (그림 13)까지의 단기위상변위상태를 정리하면 <표 1>에서와 같이 PRS 동기원은 NE SPT규격에 의하여 노드수 i 를 29개까지 연결 가능하지만 DOTS1 동기원을 얻기 위해서는 DOTS1 SPT 규격 제한에 따라 노드수 i 를 3개(TYPE I)와 1개(TYPE II) 밖에 사용할 수 없다. 그리고 DOTS1 동기원은 NE 관점에서 노드수 j 를 27개까지 연결 가능하지만 DOTS2 동기원을 얻기 위해서는 i 와 j 를 1개의 노드(TYPE II)로 사용하거나 i 를 1개로만 사용가능(TYPE II)하고 j 노드를 사용할 수 없다. 또한 DOTS2 동기원은 TYPE I일 경우 노드수 k 를 23개까지, TYPE II일 경우 k 를 25개까지 연결 사용할 수 있다. 상기

결과를 통해 볼 때 단기위상변위상태에서는 (그림 4)와 같은 최악의 원더생성과 현 ITU-T 규격상에서 NE SPT 규격에 의한 노드수에 비해서 DOTS SPT규격 제한에 따른 사용 가능한 노드수가 훨씬 적음을 볼 수 있으며, DOTS SPT규격이 NE SPT 규격보다 엄격하다는 것을 알 수 있다. 따라서 PRS, DOTS1과 DOTS2의 동기원을 이용하기 위해서는 비교적 많은 노드들을 연결하여 사용 가능하지만 DOTS1이나 특히 DOTS2의 동기원을 얻기 위해서는 노드수를 증가시켜야 하고, 이를 위하여 현 PRS나 DOTS의 원더생성 특성 값을 낮추어 주어야만 사용 가능함을 알 수 있다. 그리고 NE관점에서 단기위상변위상태는 기존 결과[19]에서와 같이 정상상태보다 노드수가 증가함을 볼 수 있다.

<표 1> 단기위상변위상태의 최대 노드수

기 준	TYPE I	TYPE II
PRS 사용	$i = 29$	$i = 29$
DOTS1 생성	$i = 3$	$i = 1$
DOTS1 사용	$j = 27 (i = 3)$	$j = 27 (i = 1)$
DOTS2 생성	$j = 1 (i = 1)$	$j = 0 (i = 1)$
DOTS2 사용	$k = 23 (i = 1, j = 1)$	$k = 25 (i = 1, j = 0)$

<표 2> 장기위상변위상태의 최대 노드수

기 준	TYPE I	TYPE II
PRS 사용	$i = 60$ 이상	$i = 60$ 이상
DOTS1 생성	$i = 1$	$i = 37$
DOTS1 사용	$j = 60$ 이상 ($i = 1$)	$j = 60$ 이상 ($i = 37$)
DOTS2 생성	$j = 0 (i = 1)$	$j = 34 (i = 1)$
DOTS2 사용	$k = 60$ 이상 ($i = 1, j = 0$)	$k = 60$ 이상 ($i = 1, j = 34$)

(그림 14)에서 (그림 16)까지의 장기위상변위상태 결과인 <표 2>에서 살펴 볼 때 PRS, DOTS1과 DOTS2의 동기원을 사용할 경우에는 i, j, k 노드 수를 60개이상 연결 가능하여 NE LPT규격 제한에 따른 영향이 없음을 볼 수 있다. 그러나 DOTS1 동기원을 얻기 위해서는 DOTS1 LPT 규격 제한에 따라 노드수 i 를 1개(TYPE I)와 37개(TYPE II) 까지 사용하여야 한다. 그리고 DOTS2 동기원을 얻기 위해서는 TYPE I일 때 j 의 노드를 연결할 수 없고, TYPE II일 경우 j 를 34개까지 연결할 수 있다. 이와 같은 결과를 통해 볼 때 장기위상변위상태에서는 PRS, DOTS1과 DOTS2의 동기원을 사용할 경우 노드수를 60개 이상으로 증가하더라도 NE LPT 규격을 만족하고 있다. 그러나 DOTS1이나 DOTS2 동기원을 얻기 위해서는 NE관점 만을 고려한 기존 결과[19]에서와 달리 실제적인DOTS LPT규격으로 인하여 노드수가 제한되고 있음을 알 수 있고, 또한 TYPE I에 비하여 TYPE II의 LPT규격이 훨씬 엄격하다는 것을 볼 수 있다. 특히 TYPE I에서는 현 규격과 원더생성을 적용한다면 i 가 1인 DOTS1만 동기원으로 사용가능하고, DOTS2는 DOTS1동기원을 NE 노드를 통하지 않고 직접 연결하여 동기원으로 사용하

거나 그렇지 않으면 동기원으로 사용할 수 없다. 이를 DOTS2 동기원으로 사용하려면 현 PRS나 DOTS의 원더생성 특성 값보다 낮은 값을 가진 클럭을 사용하여야 함을 알 수 있다. 지금까지 동기망과 동기식 전송망을 모두 고려하고 현 ITU-T 규격 상에서 PRS, DOTS와 NE의 세가지 클럭상태에 따른 MTIE, TDEV특성과 최대 NE노드수를 살펴보았다. 최악의 원더생성을 적용한다면 정상상태에 비해서 단기위상변위 상태와 장기위상변위상태에서 DOTS동기원 생성에 보다 심각하게 영향을 미칠 수 있음을 알 수 있다. 이를 피하기 위해서는 본 논문에서 적용된 원더생성 특성을 개선시켜 사용하여야 할 것으로 판단된다.

6. 결 론

동기식 전송망에서 망동기 클럭이 단절되거나 급격하게 변화한다면 포인터조정에 의해서 전송망의 성능을 악화시키는 요인으로 작용되기 때문에 동기클럭 특성은 매우 중요하게 다루어 지고 있다. 이와 같은 동기클럭 특성은 전송망 노드와 동기망에 의해서 공급되어지는 클럭의 특성에 좌우되어서 ITU-T 클럭 특성규격으로 제한하고 있다. 동기망과 전송망을 설계할 때에는 망구성 노드수가 중요한 고려사항 중에 하나이기 때문에 노드수에 따른 특성연구가 필요하게 된다. 지금까지의 연구는 주로 동기식 전송망을 중심으로 연구되어 왔지만 최근 규격이 확정된 동기망을 고려한 클럭 특성연구가 요구되고 있다. 본 논문에서는 동기망과 동기식 전송망을 통합 고려하여 현 ITU-T규격상 최악의 원더생성을 적용하였을 때의 클럭상태에 따른 망동기 클럭 특성 연구를 수행하였다. 정상상태에서는 DOTS 클럭 특성규격 보다 NE규격에 의해서 망 노드수가 제한되고 있고, 전체 망의 NE노드수는 DOTS TYPE에 상관없이 20개 이내로 설정하면 현 ITU-T 클럭 특성규격을 만족함을 알 수 있다. 단기위상변위상태에서 DOTS 동기원을 연결 사용할 수 있는 노드수는 20개 이상 가능하지만 DOTS 동기원을 생성하기 위한 노드수는 DOTS TYPE에 따라 0에서 3개까지 제한하여야 하며, 연결 노드수의 증가가 필요할 경우 원더생성 특성을 개선시켜야 함을 알았다. 장기위상변위 상태에서 DOTS TYPE I의 동기원 생성을 위한 노드수는 원더생성을 개선시키지 않는 한 0에서 1개로 제한되고, 그 외의 경우는 20개 이상의 노드를 연결 사용할 수 있다. 본 논문에서 얻은 결과는 동기망과 전송망 설계 뿐 아니라 SDH장치와 DOTS 장치 설계에 직접적으로 활용할 수 있을 것으로 확신한다. 그리고 향후에는 각 클럭상태 별 정량적인 MTIE 및 TDEV특성값에 따라 노드수를 예측할 수 있는 시뮬레이터의 개발이 필요할 것이며, 또한 통합망의 클럭상태에 따른 PJC 발생횟수 등에 대한 연구를 계속 이어져야 할 것이다.

참 고 문 헌

- [1] ITU-T Recommendation G.707, "Network node interface for the synchronous digital hierarchy (SDH)," March 1996.
- [2] 한국전기통신공사, 디지털 클럭 공급장치(DOTS) 설명서, 1988.
- [3] R. G. Kusyk, W. A. Krzymien, and T. E. Moore, "Analysis of techniques for the reduction of jitter caused by SONET pointer adjustments," *IEEE Trans. Comm.* Vol.42, No.2/3 /4, pp.2036-2050, Feb./Mar./Apr. 1994.
- [4] 이창기, 김재근, SDH 시스템에서의 포인터조정 지터 감소 알고리즘 및 성능연구, 대한전자공학회 논문지, 제30A권 제2호, pp.1-9, 1993.
- [5] ITU-T Draft Recommendation G.810, "Definition and terminology for synchronization network," Sept. 1996.
- [6] ITU-T Draft Recommendation G.811, "Timing characteristics of primary reference clocks," Sept. 1996.
- [7] ITU-T Draft Recommendation G.812, "Timing requirements of slave clocks suitable for use as node clocks in synchronization networks," June 1998.
- [8] ITU-T Draft Recommendation G.813, "Timing characteristics of SDH equipment slave clocks(SEC)," Aug. 1996.
- [9] ANSI Draft T1.105.09, "Network element timing and synchronization," 1995.
- [10] ANSI Revised Draft T1.101, "Synchronization interface standard," 1999.
- [11] S. Bregni, M. Carbonelli, D. De Seta, and D. Perucchini, "Clock stability measure dependence on time error sampling period," *Proceedings of IEEE GLOBECOM '94*, pp.1451-1455, 1994.
- [12] S. Bregni and D. Perucchini, "Different behaviour of frequency stability measures in independent and synchronized clocks ; theoretical analysis and measurements results," *Proc. IEEE SUPERCOMM/ICC'94*, pp.1066- 1070, New Orleans, May 1995.
- [13] G. M. Garner, "Accumulation of random noise in a chain of slave clocks," *Proceedings of the 48th Annual Symposium on Frequency Control, IEEE*, Boston, USA, June 1994.
- [14] 임범중, 이두복, 최승국, 김장복, "동기식 통신망에서 발생하는 위상시간 에러의 컴퓨터 시뮬레이션에 관한 연구", 한국통신학회논문지, 제19권 제11호, pp.2160-2169, 1994.
- [15] 이창기, 이재환, 홍재근, "동기식 전송망의 망동기클럭 시뮬레이션에서 양선형 변환에 의한 플리커잡음 발생방법", 한국통신학회 하계학술발표회 논문집, 제15권 제1호, pp.1583-1587, 1996.
- [16] S. Bregni and A. Manzalini, "A practical estimate methodology for MRTIE and related issues," *Proceedings of IEEE GLOBECOM'93*, pp.1506-1510, Huston, USA, Nov. 1993.

[17] G. Garner, "Noise accumulation in synchronization reference chains," *Contribution to T1 Standard Project*, T1X1.3/95-044, 1995.

[18] 이창기, 이철, 홍재근, "동기식전송망에서의 망동기클럭 성능 분석", 한국통신학회 하계학술발표회 논문집, 제15권 제1호, pp.1578-1582, 1996.

[19] 이창기, 홍재근, 동기식 선형망에서의 망동기 클럭 특성 분석에 관한 연구. 한국통신학회 논문지, 제22권 제9호, pp.2062-2073, 1997.

[20] Kirk Mahon, "Measured phase stability of network signals," *Contribution to T1 standard project*, T1X1.3/92-148, 1992.

[21] Bill Powell, "Network TDEV data and proposed TDEV interface masks," *Contribution to T1 standard project*, T1X1.3/92-154, 1992.

[22] W. B. Johnson and R. Brown, "A new network synchronization phase noise simulator," *Contribution to T1 standard project*, T1X1.3/91-074, 1991.

[23] P. Kartachoff, "Computer simulation of the conventional clock model," *IEEE Trans. Instrum. Meas.*, Vol.28, No. 3,

pp.193-197, 1979.

[24] 이창기, 홍재근, "동기식 전송망에 적용되는 DP-PLL특성에 관한 연구", 한국통신학회논문지, 제22권 제6호, pp.1289-1301, 1997.

[25] 이창기, 홍재근, 이완규 "동기식 전송망에서의 포인터조정 발생 특성분석", *JCCI98* 논문집, 제2권, pp.1091-1095, 1998.

[26] 이창기, "동기식 전송망에서의 차단주파수에 따른 단기안정 클럭 특성 분석", 한국통신학회 추계학술발표회 논문집, 제20권 제2호, pp.2054-2057, 1999.



이 창 기

e-mail : cklee@mail.uiduk.ac.kr

1984년 경북대학교 전자공학과 졸업(학사)

1986년 경북대학교 대학원 전자공학과
졸업(석사)

1998년 경북대학교 대학원 전자공학과
졸업(박사)

1987년~1998년 한국전자통신연구원 광통신연구부 선임연구원

1999년~현재 위덕대학교 정보통신공학과 조교수

관심분야 : SDH, WDM 전송시스템